



LUDWIG-
MAXIMILIANS-
UNIVERSITÄT
MÜNCHEN



Vorlesung Rechnerarchitektur

Sommersemester 2015

Lorenz Schauer

30. April 2015



Kapitel 1: Einleitung & Hinführung zum Assembler

- Compiler, Interpreter, Assembler
- MIPS Prozessor
 - Historie: CISC / RISC
- Einschub: Byte-Order

Kapitel 2: Einführung in die Assemblerprogrammierung mit SPIM

- Aufbau & Speicher
- Daten & Zeichenketten
- SPIM-Befehle
- Sprünge, IF, SWITCH, Schleifen
- Unterprogramme
- Call-by-value vs. Call-by-reference
- Unterbrechungen & Ausnahmen

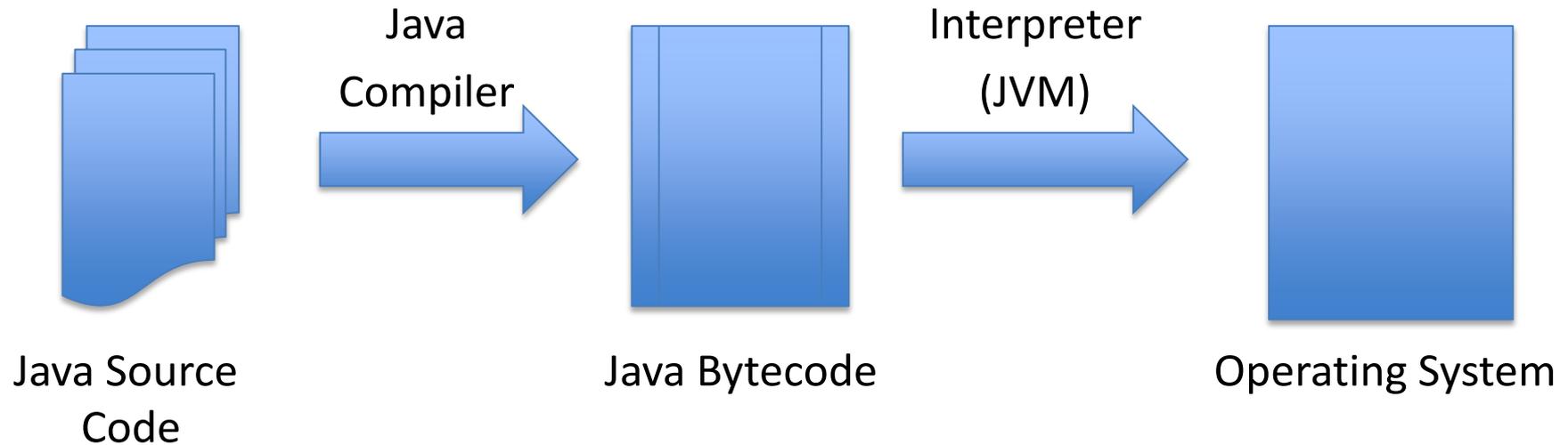
Grundproblem:

- Maschinensprache für den Menschen höchst umständlich
- Maschinen können aber nur Maschinensprache (primitive Befehle) verstehen

Lösung:

- Menschen nutzen einen anderen Befehlssatz als Sprache L1 (Bsp.: C++)
- Maschinen verarbeiten eine Übersetzung (Compiler) bzw. Interpretation (Interpreter) von L1, hier als L0 bezeichnet.
- **Compiler:**
 - Vollständige Übersetzung des Programms in L1 zu L0
 - Quellprogramm in L1 wird verworfen
 - Zielprogramm in L0 wird in Speicher geladen und ausgeführt
- **Interpreter:**
 - Jede L1 Anweisung wird analysiert, dekodiert und unmittelbar in L0 ausgeführt

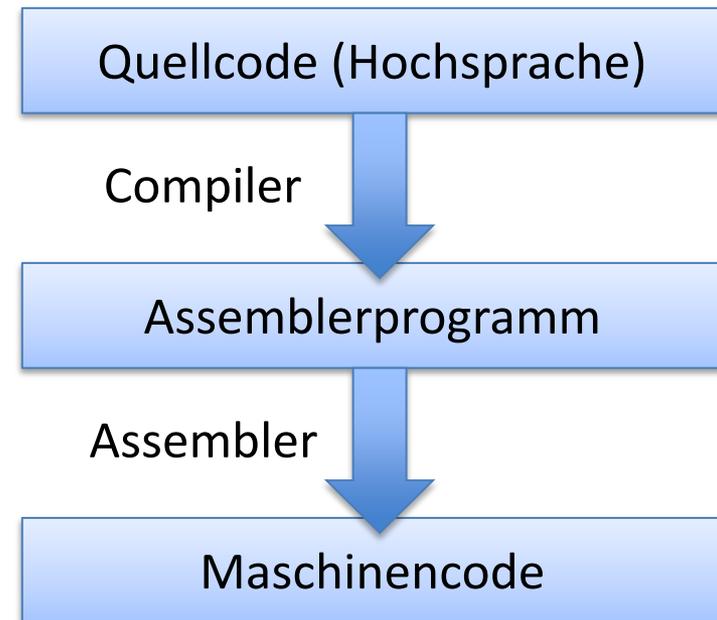
Auch hybride Ansätze möglich: Beispiel Java



- Quellcode wird von Java Compiler in Bytecode übersetzt
- JVM interpretiert den Bytestream als nativen Maschinencode, der vom OS ausgeführt werden kann

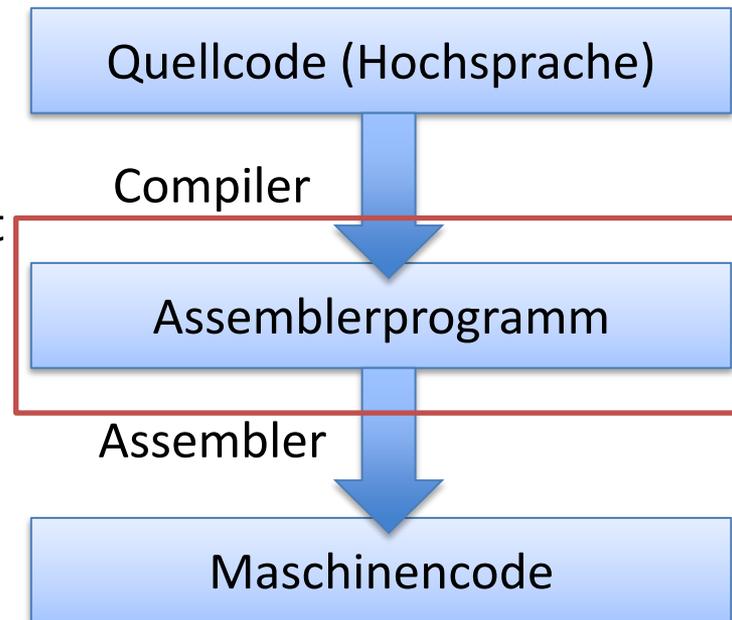
Vereinfachter, abstrakter Ablauf:

- Hochsprache (Bsp.: C++) wird mittels Compiler in eine Assemblersprache übersetzt
- Compiler analysiert das Programm und erzeugt Assemblercode
 - Für Menschen verständlicher Maschinencode
- Assembler übersetzt Assemblercode in Maschinencode
 - Maschinsprache bestehend aus 0 und 1
 - Für Menschen schwer verständlich



Vereinfachter Ablauf:

- Hochsprache (C++, Java,...) wird mittels Compiler in eine Assemblersprache übersetzt
- Compiler analysiert das Programm und erzeugt Assemblercode
 - Für Menschen verständlicher Maschinencode
- Assembler übersetzt Assemblercode in Maschinencode
 - Maschinsprache bestehen aus 0 und 1



**Fokus nun auf Maschinenebene &
Assemblerprogrammierung!**

Assemblersprache:

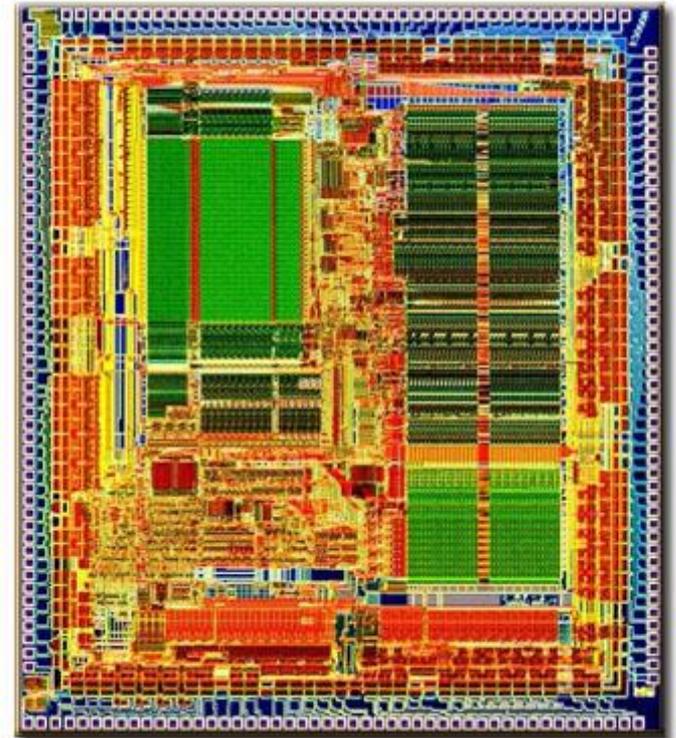
- Hardwarenahe Programmiersprache
- Wird von Assembler direkt in ausführbaren Maschinencode umgewandelt
- Alle Verarbeitungsmöglichkeiten des Mikrokontrollers werden genutzt
- Hardwarekomponenten können direkt angesteuert werden
- Erlauben Namen für Instruktionen, Speicherplätze, Sprungmarken, etc.
- I.d.R. effizient, geringer Speicherplatzbedarf
- Anwendung:
 - Gerätetreiber
 - Eingebettete Systeme
 - Echtzeitsysteme
 - Neue Hardware (Keine Bibliotheken vorhanden)
 - Programmierung von Mikroprozessoren (Bsp.: MIPS)

```
lw    $t0, ($a0)
add   $t0, $t1, $t2
sw    $t0, ($a0)
jr    $ra
```

Beispiel: Assemblercode

MIPS-Architektur (Microprocessor without Interlocked Pipeline Stages)

- Mikroprozessor ohne Pipeline-Sperren
- RISC-Prozessorarchitektur
- 1981: von John Hennessy entwickelt (Stanford-Universität)
- 1984: Weiterentwicklung durch MIPS Computer Systems Inc., heute MIPS Technologies.
- 1991: Mit R4000 auf 64 Bit erweitert (ursprünglich 32-Bit)
- Früher: vor allem in klassischen Workstations und Servern
- Heute: Haupteinsatzbereich im Bereich Eingebettete Systeme



MIPS R3000

Unterscheidung zwischen:

- **RISC** = Reduced Instruction Set Computer
- **CISC** = Complex Instruction Set Computer

Historie:

- Beginn: Mikroprozessoren waren alle RISC Prozessoren.
- Dann: Integration immer weiterer Funktionen
=> Immer komplexere Prozessor Designs
- Analyse zeigte:
 - ca. 95% aller Maschinenbefehle in Programmen sind einfache Befehle
- Also:
 - RISC: Entfernen komplexer Befehle (durch Software realisiert)
 - schnellere Ausführung von Befehlen (keine Interpretation nötig)
 - CISC: Prozessoren haben oft einen RISC Kern
 - Komplexe CISC-Instruktionen werden in Folge von RISC-Instruktionen übersetzt.

CISC CPUs:

- Motorola 68000, Zilog Z80, Intel x86 Familie
- ab Pentium 486 allerdings mit RISC Kern und vorgeschaltetem Übersetzer in RISC Befehle.

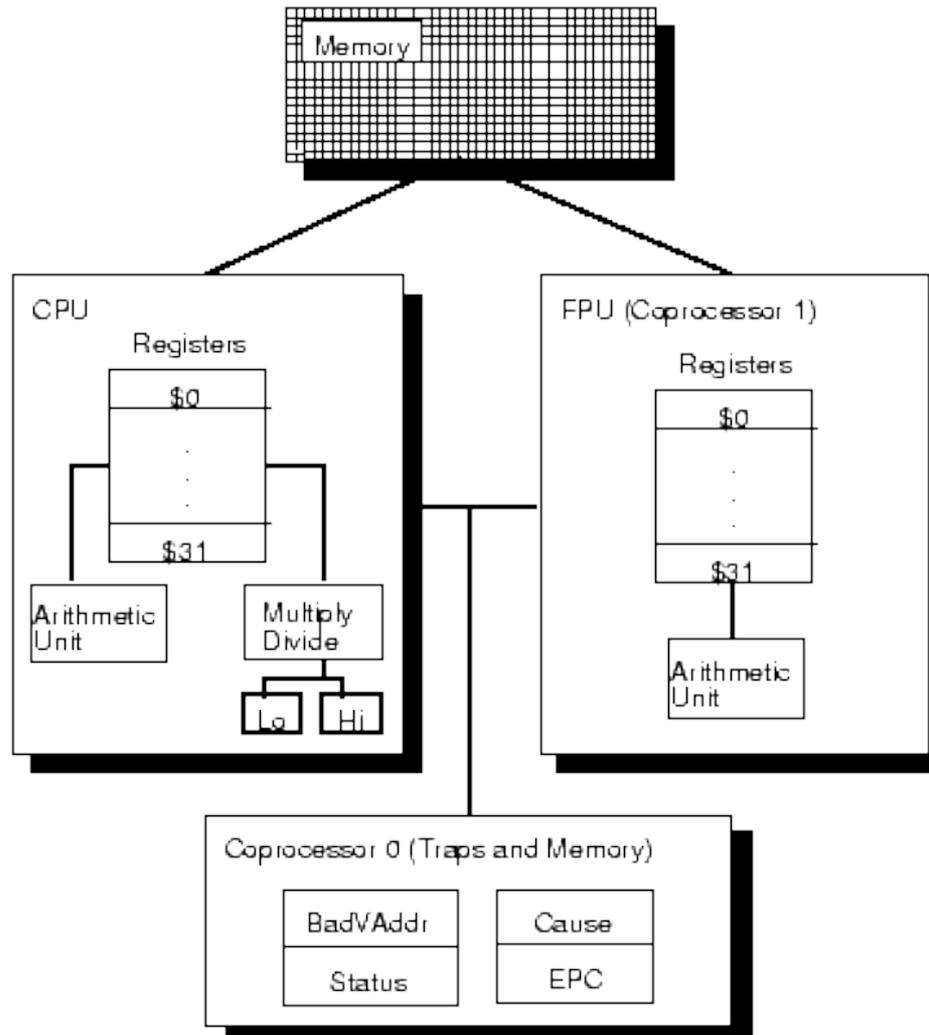
Systeme mit RISC CPU:

- Leistungsstarke eingebetteten Systemen (Druckern, Router)
- Workstations
- Supercomputern der Spitzenklasse
- Beispiele:
 - Cisco: Router und Switches bis zur Enterprise-Klasse
 - IBM: Supercomputer, Mittelklasse-Server, Workstations
 - Nintendo: Gamecube, Wii Spielkonsolen
 - Microsoft: Xbox 360 Spielkonsole
 - Motorola: Bordcomputer für PKW und andere Fahrzeuge

ARM (Advanced RISC Machines)

- hohe Leistung, geringen Stromverbrauch, niedrige Kosten
- Typisch 400 MHz – 2 GHz (2011)
- Milliarden ARM-CPU's im Einsatz in
 - Apple: iPods (ARM7TDMI SoC), iPhone (Samsung ARM1176JZF), iPod touch (ARM11)
 - Canon: IXY Digital 700 Kamera (ARM-basiert)
 - Hewlett-Packard: HP-49/50 Taschenrechner (ARM9TDMI)
 - Linksys: NSLU2 Netzwerkspeicher/NAS [Intel XScale IXP420]
 - Nintendo: Game Boy Advance (ARM7), Nintendo DS (ARM7, ARM9)
 - Sony: verschiedene Mobiltelefone, Network Walkman (Eigenentwicklung, ARM-basiert)

Nicht alle Funktionen sind im Prozessor selbst realisiert, sondern in Coprozessoren ausgelagert.



Name	Nummer	Verwendung
\$zero	0	Enthält den Wert 0, kann nicht verändert werden.
\$at	1	temporäres Assemblerregister. (Nutzung durch Assembler)
\$v0	2	Funktionsergebnisse 1 und 2 auch für Zwischenergebnisse
\$v1	3	
\$a0	4	Argumente 1 bis 4 für den Prozeduraufruf
\$a1	5	
\$a2	6	
\$a3	7	
\$t0,...,\$t7	8-15	temporäre Variablen 1-8. Können von aufgerufenen Prozeduren verändert werden.

Name	Nummer	Verwendung
\$s0,..., \$s7	16 ... 23	langlebige Variablen 1-8. Dürfen von aufgerufenen Prozeduren nicht verändert werden.
\$t8,\$t9	24,25	temporäre Variablen 9 und 10. Können von aufgerufenen Prozeduren verändert werden.
\$k0,k1	26,27	Kernel-Register 1 und 2. Reserviert für Betriebssystem, wird bei Unterbrechungen verwendet.
\$gp	28	Zeiger auf Datensegment
\$sp	29	Stackpointer Zeigt auf das erste freie Element des Stacks.
\$fp	30	Framepointer, Zeiger auf den Prozedurrahmen
\$ra	31	Return Adresse

Adressierung: byteweise!

Wort mit Adresse n => Nächstes Wort: Adresse n+4

Adresse	...	0xA8	0xA9	0xAA	0xAB	0xAC	0xAD	0xAE	0xAF	
Bytegrenze	...	byte 168	byte 169	byte 170	byte 171	byte 172	byte 173	byte 174	byte 175	
Wortgrenze	...	word 42				word 43				...

Mehr als ein Byte für die Speicherung einer Zahl:

- Bytes können in
 - aufsteigender
 - absteigender

Reihenfolge aneinander gehängt werden.

Big-Endian (wörtlich „Großes Ende“):

- Byte mit den höchstwertigen Bits (signifikantesten Stellen) an der kleinsten Speicheradresse.

Little-Endian (wörtlich „Kleines Ende“):

- Byte mit den niederwertigsten Bits (wenigsten signifikanten Stellen) an der kleinsten Speicheradresse

Achtung:

- Der SPIM-Simulator benutzt die Byte-order des Rechners, auf dem er läuft.

Speicherung der Dezimalzahl 1296650323 als 32-Bit-Werte:

- [Binär](#): 01001101 01001001 01010000 01010011
- [Hexadezimal](#): 0x4D 0x49 0x50 0x53

Interpretation des 32-Bit-Wertes als Zeichenkette:

- [ASCII \(1 Byte/Zeichen\)](#): M I P S

Adresse		...	0xA8	0xA9	0xAA	0xAB	...
Big Endian	Binär	...	01001101	01001001	01010000	01010011	...
	Hex	...	0x4D	0x49	0x50	0x53	...
	ASCII	...	M	I	P	S	...
Little Endian	Hex	...	0x53	0x50	0x49	0x4D	...
	Binär	...	01010011	01010000	01001001	01001101	...
	ASCII	...	S	P	I	M	...

Beispiel:

- Konversion einer Zwei-Byte- in eine Vier-Byte-Zahl

Little-Endian-Maschine:

- Anfügen von zwei Null Bytes am Ende
- Speicheradresse bleibt gleich

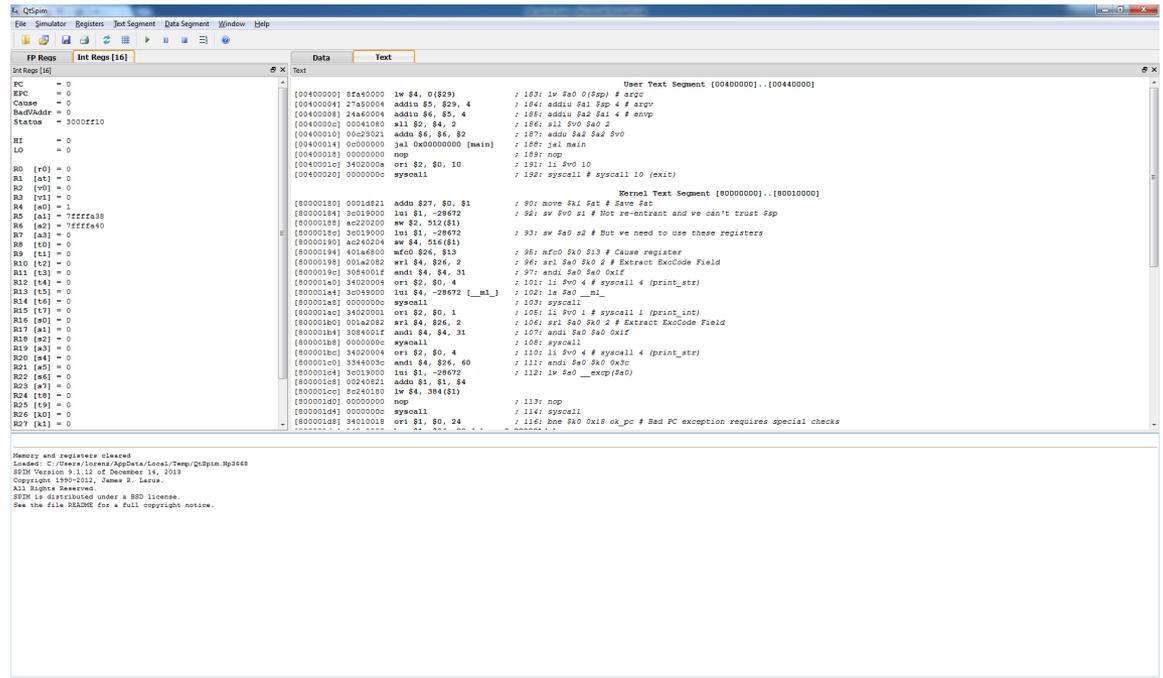
Big-Endian-Maschine:

- Wert muss im Speicher um zwei Byte verschoben werden.

Umgekehrte Umwandlung:

- Einfacher auf Little-Endian-Maschine
- höherwertige Bytes werden verworfen
- Speicheradresse bleibt gleich

Einführung in die Assemblerprogrammierung mit dem MIPS R2000 Simulator SPIM



```

File  Simulator  Registers  Text Segment  Data Segment  Window  Help
-----
FP Reqs  Int Reqs [16]  Data  Text
-----
PC = 0
EPC = 0
Cause = 0
BadVAddr = 0
Status = 3000ff10
HI = 0
LO = 0
RD [r0] = 0
R1 [a0] = 0
R2 [v0] = 0
R3 [v1] = 0
R4 [a0] = 1
R5 [a1] = 0xffff38
R6 [a2] = 0xffff38
R7 [a3] = 0
R8 [a0] = 0
R9 [t1] = 0
R10 [t2] = 0
R11 [t3] = 0
R12 [t4] = 0
R13 [t5] = 0
R14 [t6] = 0
R15 [t7] = 0
R16 [a0] = 0
R17 [a1] = 0
R18 [a2] = 0
R19 [a3] = 0
R20 [a4] = 0
R21 [a5] = 0
R22 [a6] = 0
R23 [a7] = 0
R24 [t8] = 0
R25 [t9] = 0
R26 [a0] = 0
R27 [k1] = 0

[00400000] 00400000 lw $4, 0($29)          / 103: lw $a0 0($sp) # argc
[00400004] 27400004 addiu $5, $29, 4      / 104: addiu $a1 $a0 4 # argv
[00400008] 24400004 addiu $6, $5, 4      / 105: addiu $a2 $a1 4 # envp
[0040000c] 00401080 mli $2, $4, 2        / 106: mli $v0 $a0 2
[00400010] 00c23021 addu $6, $6, $2      / 107: addu $a2 $a2 $v0
[00400014] 0c000000 jal 0c000000 (main)  / 108: jal main
[00400018] 00000000 nop                / 109: nop
[0040001c] 34c2000e ori $2, $0, 10       / 110: li $v0 10
[00400020] 0000000c syscall            / 111: syscall # syscall 10 (exit)

[80000180] 0001d821 addu $27, $0, $1      / 90: move $k1 $a0 # Save $a0
[80000184] 30c19000 lui $1, -28672       / 91: sv $v0 $1 # Not re-entrant and we can't trust $a0
[80000188] 8c020000 sw $2, 312($1)      / 92: sw $a0 $1 # $a0 we need to use these registers
[8000018c] 30c19000 lui $1, -28672       / 93: sv $a0 $2 # $a0 we need to use these registers
[80000190] ad440204 sw $4, 316($1)      / 94: sw $a0 $2 # $a0 we need to use these registers
[80000194] 40146800 mfc0 $26, $13        / 95: mfc0 $k0 $13 # Cause register
[80000198] 00420012 ori $4, $26, 2       / 96: ori $a0 $k0 2 # Extract ExcCode Field
[8000019c] 3084001f andi $4, $4, 31      / 97: andi $a0 $a0 0x1f
[800001a0] 34c2000e ori $2, $0, 4        / 101: li $v0 4 # syscall 4 (print_str)
[800001a4] 30c19000 lui $4, -28672       / 102: li $a0 -1
[800001a8] 0000000c syscall            / 103: syscall
[800001ac] 34c2000e ori $2, $0, 4        / 104: li $v0 4 # syscall 4 (print_int)
[800001b0] 3084001f andi $4, $4, 31      / 105: andi $a0 $a0 0x1f
[800001b4] 3084001f andi $4, $4, 31      / 106: andi $a0 $a0 0x1f
[800001b8] 0000000c syscall            / 107: syscall
[800001bc] 34c2000e ori $2, $0, 4        / 110: li $v0 4 # syscall 4 (print_str)
[800001c0] 3344003c andi $4, $26, 60     / 111: andi $a0 $a0 0x3c
[800001c4] 30c19000 lui $1, -28672       / 112: li $v0 __exc($a0)
[800001c8] 00240021 addu $1, $1, $4      / 113: addu $a0 $a0 $a0
[800001cc] 0c240100 lw $4, 394($1)       / 114: lw $a0 394($a0)
[800001d0] 00000000 nop                / 115: nop
[800001d4] 0000000c syscall            / 116: syscall
[800001d8] 34c10018 ori $1, $0, 24       / 117: ori $a0 0x18 # Bad PC exception requires special checks
    
```

Memory and registers cleared
 Loaded: C:\Users\Lorenz\AppData\Local\Temp\SPIM_H3468
 SPIM Version 9.1.13 of December 14, 2013
 Copyright 1990-2012, James D. Larus.
 All Rights Reserved.
 SPIM is distributed under a BSD license.
 See the file README for a full copyright notice.

Die Assemblersprache für den MIPS-Prozessor heißt **SPIM**

Ein deutschsprachiges Tutorial von Reinhard Nitzsche (1997) ist auf der Vorlesungswebseite verlinkt:

- http://www.mobile.ifi.uni-muenchen.de/studium_lehre/sose15/rechnerarchitektur/spim_tutorial_de.pdf

Zur Assemblersprache gibt es auch einen Assembler und einen Simulator für den MIPS-Prozessor. Der heißt ebenfalls **SPIM**.

- Auch dieser ist auf der Vorlesungsseite verlinkt:
- Bsp.: QtSpim: <http://pages.cs.wisc.edu/~larus/spim.html#qtspim>
- Bsp.: MARS: <http://courses.missouristate.edu/KenVollmar/MARS/>

Verschiedene Simulatoren stehen zur Verfügung (siehe Website)

- Einfache Simulatoren:
 - Linux: **spim, xspim, qtspim**
 - Windows: **PCSpim, Qtspim**

- **MARS** (MIPS Assembler and Runtime Simulator)
 - in Java geschriebene Entwicklungsumgebung

 - MARS kann mehr als spim oder xspim!
 - Wir verwenden hier lediglich den Funktionsumfang den auch **spim** bietet!

QtSpim

File Simulator Registers Text Segment Data Segment Window Help

FP Regs Int Regs [16]

FP Regs	Int Regs [16]	Data	Text
PC = 0			
EPC = 0			
Cause = 0			
BadVAddr = 0			
Status = 3000fff10			
HI = 0			
LO = 0			
R0 [r0] = 0			
R1 [at] = 0			
R2 [v0] = 0			
R3 [v1] = 0			
R4 [a0] = 1			
R5 [a1] = 7fffffa38			
R6 [a2] = 7fffffa40			
R7 [a3] = 0			
R8 [t0] = 0			
R9 [t1] = 0			
R10 [t2] = 0			
R11 [t3] = 0			
R12 [t4] = 0			
R13 [t5] = 0			
R14 [t6] = 0			
R15 [t7] = 0			
R16 [s0] = 0			
R17 [s1] = 0			
R18 [s2] = 0			
R19 [s3] = 0			
R20 [s4] = 0			
R21 [s5] = 0			
R22 [s6] = 0			
R23 [s7] = 0			
R24 [t8] = 0			
R25 [t9] = 0			
R26 [k0] = 0			
R27 [k1] = 0			

```

[00400000] 8fa40000 lw $4, 0($29)           ; 183: lv $a0 0($sp) # argc
[00400004] 27a50004 addiu $5, $29, 4         ; 184: addiu $a1 $sp 4 # argv
[00400008] 24a60004 addiu $6, $5, 4         ; 185: addiu $a2 $a1 4 # envp
[0040000c] 00041080 sll $2, $4, 2           ; 186: sll $v0 $a0 2
[00400010] 00c23021 addu $6, $6, $2         ; 187: addu $a2 $a2 $v0
[00400014] 0c000000 jal 0x00000000 [main]       ; 188: jal main
[00400018] 00000000 nop                    ; 189: nop
[0040001c] 3402000a ori $2, $0, 10          ; 191: li $v0 10
[00400020] 0000000c syscall                 ; 192: syscall # syscall 10 (exit)

Kernel Text Segment [80000000]..[80010000]
[80000180] 0001d821 addu $27, $0, $1         ; 90: move $k1 $at # Save $at
[80000184] 3c019000 lui $1, -28672          ; 92: sv $v0 $i # Not re-entrant and we can't trust $sp
[80000188] ac220200 sw $2, 512($1)          ; 
[8000018c] 3c019000 lui $1, -28672          ; 93: sv $a0 $s2 # But we need to use these registers
[80000190] ac240204 sw $4, 516($1)          ; 
[80000194] 401a6800 mfc0 $26, $13          ; 95: mfc0 $k0 $13 # Cause register
[80000198] 001a2082 srl $4, $26, 2         ; 96: srl $a0 $k0 2 # Extract ExcCode Field
[8000019c] 3084001f andi $4, $4, 31         ; 97: andi $a0 $a0 0x1f
[800001a0] 34020004 ori $2, $0, 4          ; 101: li $v0 4 # syscall 4 (print_str)
[800001a4] 3c049000 lui $4, -28672 [__m1_]   ; 102: la $a0 __m1_
[800001a8] 0000000c syscall                 ; 103: syscall
[800001ac] 34020001 ori $2, $0, 1          ; 105: li $v0 1 # syscall 1 (print_int)
[800001b0] 001a2082 srl $4, $26, 2         ; 106: srl $a0 $k0 2 # Extract ExcCode Field
[800001b4] 3084001f andi $4, $4, 31         ; 107: andi $a0 $a0 0x1f
[800001b8] 0000000c syscall                 ; 108: syscall
[800001bc] 34020004 ori $2, $0, 4          ; 110: li $v0 4 # syscall 4 (print_str)
[800001c0] 3344003c andi $4, $26, 60        ; 111: andi $a0 $k0 0x3c
[800001c4] 3c019000 lui $1, -28672          ; 112: lv $a0 __excp($a0)
[800001c8] 00240821 addu $1, $1, $4         ; 
[800001cc] 8c240180 lw $4, 384($1)         ; 
[800001d0] 00000000 nop                    ; 113: nop
[800001d4] 0000000c syscall                 ; 114: syscall
[800001d8] 34010018 ori $1, $0, 24         ; 116: bne $k0 0x18 ok_pc # Bad PC exception requires special checks
[800001dc] 34010018 ori $1, $0, 24         ; 
[800001e0] 34010018 ori $1, $0, 24         ; 
[800001e4] 34010018 ori $1, $0, 24         ; 
[800001e8] 34010018 ori $1, $0, 24         ; 
[800001ec] 34010018 ori $1, $0, 24         ; 
[800001f0] 34010018 ori $1, $0, 24         ; 
[800001f4] 34010018 ori $1, $0, 24         ; 
[800001f8] 34010018 ori $1, $0, 24         ; 
[800001fc] 34010018 ori $1, $0, 24         ; 
[80000200] 34010018 ori $1, $0, 24         ; 
[80000204] 34010018 ori $1, $0, 24         ; 
[80000208] 34010018 ori $1, $0, 24         ; 
[8000020c] 34010018 ori $1, $0, 24         ; 
[80000210] 34010018 ori $1, $0, 24         ; 
[80000214] 34010018 ori $1, $0, 24         ; 
[80000218] 34010018 ori $1, $0, 24         ; 
[8000021c] 34010018 ori $1, $0, 24         ; 
[80000220] 34010018 ori $1, $0, 24         ; 
[80000224] 34010018 ori $1, $0, 24         ; 
[80000228] 34010018 ori $1, $0, 24         ; 
[8000022c] 34010018 ori $1, $0, 24         ; 
[80000230] 34010018 ori $1, $0, 24         ; 
[80000234] 34010018 ori $1, $0, 24         ; 
[80000238] 34010018 ori $1, $0, 24         ; 
[8000023c] 34010018 ori $1, $0, 24         ; 
[80000240] 34010018 ori $1, $0, 24         ; 
[80000244] 34010018 ori $1, $0, 24         ; 
[80000248] 34010018 ori $1, $0, 24         ; 
[8000024c] 34010018 ori $1, $0, 24         ; 
[80000250] 34010018 ori $1, $0, 24         ; 
[80000254] 34010018 ori $1, $0, 24         ; 
[80000258] 34010018 ori $1, $0, 24         ; 
[8000025c] 34010018 ori $1, $0, 24         ; 
[80000260] 34010018 ori $1, $0, 24         ; 
[80000264] 34010018 ori $1, $0, 24         ; 
[80000268] 34010018 ori $1, $0, 24         ; 
[8000026c] 34010018 ori $1, $0, 24         ; 
[80000270] 34010018 ori $1, $0, 24         ; 
[80000274] 34010018 ori $1, $0, 24         ; 
[80000278] 34010018 ori $1, $0, 24         ; 
[8000027c] 34010018 ori $1, $0, 24         ; 
[80000280] 34010018 ori $1, $0, 24         ; 
[80000284] 34010018 ori $1, $0, 24         ; 
[80000288] 34010018 ori $1, $0, 24         ; 
[8000028c] 34010018 ori $1, $0, 24         ; 
[80000290] 34010018 ori $1, $0, 24         ; 
[80000294] 34010018 ori $1, $0, 24         ; 
[80000298] 34010018 ori $1, $0, 24         ; 
[8000029c] 34010018 ori $1, $0, 24         ; 
[800002a0] 34010018 ori $1, $0, 24         ; 
[800002a4] 34010018 ori $1, $0, 24         ; 
[800002a8] 34010018 ori $1, $0, 24         ; 
[800002ac] 34010018 ori $1, $0, 24         ; 
[800002b0] 34010018 ori $1, $0, 24         ; 
[800002b4] 34010018 ori $1, $0, 24         ; 
[800002b8] 34010018 ori $1, $0, 24         ; 
[800002bc] 34010018 ori $1, $0, 24         ; 
[800002c0] 34010018 ori $1, $0, 24         ; 
[800002c4] 34010018 ori $1, $0, 24         ; 
[800002c8] 34010018 ori $1, $0, 24         ; 
[800002cc] 34010018 ori $1, $0, 24         ; 
[800002d0] 34010018 ori $1, $0, 24         ; 
[800002d4] 34010018 ori $1, $0, 24         ; 
[800002d8] 34010018 ori $1, $0, 24         ; 
[800002dc] 34010018 ori $1, $0, 24         ; 
[800002e0] 34010018 ori $1, $0, 24         ; 
[800002e4] 34010018 ori $1, $0, 24         ; 
[800002e8] 34010018 ori $1, $0, 24         ; 
[800002ec] 34010018 ori $1, $0, 24         ; 
[800002f0] 34010018 ori $1, $0, 24         ; 
[800002f4] 34010018 ori $1, $0, 24         ; 
[800002f8] 34010018 ori $1, $0, 24         ; 
[800002fc] 34010018 ori $1, $0, 24         ; 
[80000300] 34010018 ori $1, $0, 24         ; 
[80000304] 34010018 ori $1, $0, 24         ; 
[80000308] 34010018 ori $1, $0, 24         ; 
[8000030c] 34010018 ori $1, $0, 24         ; 
[80000310] 34010018 ori $1, $0, 24         ; 
[80000314] 34010018 ori $1, $0, 24         ; 
[80000318] 34010018 ori $1, $0, 24         ; 
[8000031c] 34010018 ori $1, $0, 24         ; 
[80000320] 34010018 ori $1, $0, 24         ; 
[80000324] 34010018 ori $1, $0, 24         ; 
[80000328] 34010018 ori $1, $0, 24         ; 
[8000032c] 34010018 ori $1, $0, 24         ; 
[80000330] 34010018 ori $1, $0, 24         ; 
[80000334] 34010018 ori $1, $0, 24         ; 
[80000338] 34010018 ori $1, $0, 24         ; 
[8000033c] 34010018 ori $1, $0, 24         ; 
[80000340] 34010018 ori $1, $0, 24         ; 
[80000344] 34010018 ori $1, $0, 24         ; 
[80000348] 34010018 ori $1, $0, 24         ; 
[8000034c] 34010018 ori $1, $0, 24         ; 
[80000350] 34010018 ori $1, $0, 24         ; 
[80000354] 34010018 ori $1, $0, 24         ; 
[80000358] 34010018 ori $1, $0, 24         ; 
[8000035c] 34010018 ori $1, $0, 24         ; 
[80000360] 34010018 ori $1, $0, 24         ; 
[80000364] 34010018 ori $1, $0, 24         ; 
[80000368] 34010018 ori $1, $0, 24         ; 
[8000036c] 34010018 ori $1, $0, 24         ; 
[80000370] 34010018 ori $1, $0, 24         ; 
[80000374] 34010018 ori $1, $0, 24         ; 
[80000378] 34010018 ori $1, $0, 24         ; 
[8000037c] 34010018 ori $1, $0, 24         ; 
[80000380] 34010018 ori $1, $0, 24         ; 
[80000384] 34010018 ori $1, $0, 24         ; 
[80000388] 34010018 ori $1, $0, 24         ; 
[8000038c] 34010018 ori $1, $0, 24         ; 
[80000390] 34010018 ori $1, $0, 24         ; 
[80000394] 34010018 ori $1, $0, 24         ; 
[80000398] 34010018 ori $1, $0, 24         ; 
[8000039c] 34010018 ori $1, $0, 24         ; 
[800003a0] 34010018 ori $1, $0, 24         ; 
[800003a4] 34010018 ori $1, $0, 24         ; 
[800003a8] 34010018 ori $1, $0, 24         ; 
[800003ac] 34010018 ori $1, $0, 24         ; 
[800003b0] 34010018 ori $1, $0, 24         ; 
[800003b4] 34010018 ori $1, $0, 24         ; 
[800003b8] 34010018 ori $1, $0, 24         ; 
[800003bc] 34010018 ori $1, $0, 24         ; 
[800003c0] 34010018 ori $1, $0, 24         ; 
[800003c4] 34010018 ori $1, $0, 24         ; 
[800003c8] 34010018 ori $1, $0, 24         ; 
[800003cc] 34010018 ori $1, $0, 24         ; 
[800003d0] 34010018 ori $1, $0, 24         ; 
[800003d4] 34010018 ori $1, $0, 24         ; 
[800003d8] 34010018 ori $1, $0, 24         ; 
[800003dc] 34010018 ori $1, $0, 24         ; 
[800003e0] 34010018 ori $1, $0, 24         ; 
[800003e4] 34010018 ori $1, $0, 24         ; 
[800003e8] 34010018 ori $1, $0, 24         ; 
[800003ec] 34010018 ori $1, $0, 24         ; 
[800003f0] 34010018 ori $1, $0, 24         ; 
[800003f4] 34010018 ori $1, $0, 24         ; 
[800003f8] 34010018 ori $1, $0, 24         ; 
[800003fc] 34010018 ori $1, $0, 24         ; 
[80000400] 34010018 ori $1, $0, 24         ; 
[80000404] 34010018 ori $1, $0, 24         ; 
[80000408] 34010018 ori $1, $0, 24         ; 
[8000040c] 34010018 ori $1, $0, 24         ; 
[80000410] 34010018 ori $1, $0, 24         ; 
[80000414] 34010018 ori $1, $0, 24         ; 
[80000418] 34010018 ori $1, $0, 24         ; 
[8000041c] 34010018 ori $1, $0, 24         ; 
[80000420] 34010018 ori $1, $0, 24         ; 
[80000424] 34010018 ori $1, $0, 24         ; 
[80000428] 34010018 ori $1, $0, 24         ; 
[8000042c] 34010018 ori $1, $0, 24         ; 
[80000430] 34010018 ori $1, $0, 24         ; 
[80000434] 34010018 ori $1, $0, 24         ; 
[80000438] 34010018 ori $1, $0, 24         ; 
[8000043c] 34010018 ori $1, $0, 24         ; 
[80000440] 34010018 ori $1, $0, 24         ; 
[80000444] 34010018 ori $1, $0, 24         ; 
[80000448] 34010018 ori $1, $0, 24         ; 
[8000044c] 34010018 ori $1, $0, 24         ; 
[80000450] 34010018 ori $1, $0, 24         ; 
[80000454] 34010018 ori $1, $0, 24         ; 
[80000458] 34010018 ori $1, $0, 24         ; 
[8000045c] 34010018 ori $1, $0, 24         ; 
[80000460] 34010018 ori $1, $0, 24         ; 
[80000464] 34010018 ori $1, $0, 24         ; 
[80000468] 34010018 ori $1, $0, 24         ; 
[8000046c] 34010018 ori $1, $0, 24         ; 
[80000470] 34010018 ori $1, $0, 24         ; 
[80000474] 34010018 ori $1, $0, 24         ; 
[80000478] 34010018 ori $1, $0, 24         ; 
[8000047c] 34010018 ori $1, $0, 24         ; 
[80000480] 34010018 ori $1, $0, 24         ; 
[80000484] 34010018 ori $1, $0, 24         ; 
[80000488] 34010018 ori $1, $0, 24         ; 
[8000048c] 34010018 ori $1, $0, 24         ; 
[80000490] 34010018 ori $1, $0, 24         ; 
[80000494] 34010018 ori $1, $0, 24         ; 
[80000498] 34010018 ori $1, $0, 24         ; 
[8000049c] 34010018 ori $1, $0, 24         ; 
[800004a0] 34010018 ori $1, $0, 24         ; 
[800004a4] 34010018 ori $1, $0, 24         ; 
[800004a8] 34010018 ori $1, $0, 24         ; 
[800004ac] 34010018 ori $1, $0, 24         ; 
[800004b0] 34010018 ori $1, $0, 24         ; 
[800004b4] 34010018 ori $1, $0, 24         ; 
[800004b8] 34010018 ori $1, $0, 24         ; 
[800004bc] 34010018 ori $1, $0, 24         ; 
[800004c0] 34010018 ori $1, $0, 24         ; 
[800004c4] 34010018 ori $1, $0, 24         ; 
[800004c8] 34010018 ori $1, $0, 24         ; 
[800004cc] 34010018 ori $1, $0, 24         ; 
[800004d0] 34010018 ori $1, $0, 24         ; 
[800004d4] 34010018 ori $1, $0, 24         ; 
[800004d8] 34010018 ori $1, $0, 24         ; 
[800004dc] 34010018 ori $1, $0, 24         ; 
[800004e0] 34010018 ori $1, $0, 24         ; 
[800004e4] 34010018 ori $1, $0, 24         ; 
[800004e8] 34010018 ori $1, $0, 24         ; 
[800004ec] 34010018 ori $1, $0, 24         ; 
[800004f0] 34010018 ori $1, $0, 24         ; 
[800004f4] 34010018 ori $1, $0, 24         ; 
[800004f8] 34010018 ori $1, $0, 24         ; 
[800004fc] 34010018 ori $1, $0, 24         ; 
[80000500] 34010018 ori $1, $0, 24         ; 
[80000504] 34010018 ori $1, $0, 24         ; 
[80000508] 34010018 ori $1, $0, 24         ; 
[8000050c] 34010018 ori $1, $0, 24         ; 
[80000510] 34010018 ori $1, $0, 24         ; 
[80000514] 34010018 ori $1, $0, 24         ; 
[80000518] 34010018 ori $1, $0, 24         ; 
[8000051c] 34010018 ori $1, $0, 24         ; 
[80000520] 34010018 ori $1, $0, 24         ; 
[80000524] 34010018 ori $1, $0, 24         ; 
[80000528] 34010018 ori $1, $0, 24         ; 
[8000052c] 34010018 ori $1, $0, 24         ; 
[80000530] 34010018 ori $1, $0, 24         ; 
[80000534] 34010018 ori $1, $0, 24         ; 
[80000538] 34010018 ori $1, $0, 24         ; 
[8000053c] 34010018 ori $1, $0, 24         ; 
[80000540] 34010018 ori $1, $0, 24         ; 
[80000544] 34010018 ori $1, $0, 24         ; 
[80000548] 34010018 ori $1, $0, 24         ; 
[8000054c] 34010018 ori $1, $0, 24         ; 
[80000550] 34010018 ori $1, $0, 24         ; 
[80000554] 34010018 ori $1, $0, 24         ; 
[80000558] 34010018 ori $1, $0, 24         ; 
[8000055c] 34010018 ori $1, $0, 24         ; 
[80000560] 34010018 ori $1, $0, 24         ; 
[80000564] 34010018 ori $1, $0, 24         ; 
[80000568] 34010018 ori $1, $0, 24         ; 
[8000056c] 34010018 ori $1, $0, 24         ; 
[80000570] 34010018 ori $1, $0, 24         ; 
[80000574] 34010018 ori $1, $0, 24         ; 
[80000578] 34010018 ori $1, $0, 24         ; 
[8000057c] 34010018 ori $1, $0, 24         ; 
[80000580] 34010018 ori $1, $0, 24         ; 
[80000584] 34010018 ori $1, $0, 24         ; 
[80000588] 34010018 ori $1, $0, 24         ; 
[8000058c] 34010018 ori $1, $0, 24         ; 
[80000590] 34010018 ori $1, $0, 24         ; 
[80000594] 34010018 ori $1, $0, 24         ; 
[80000598] 34010018 ori $1, $0, 24         ; 
[8000059c] 34010018 ori $1, $0, 24         ; 
[800005a0] 34010018 ori $1, $0, 24         ; 
[800005a4] 34010018 ori $1, $0, 24         ; 
[800005a8] 34010018 ori $1, $0, 24         ; 
[800005ac] 34010018 ori $1, $0, 24         ; 
[800005b0] 34010018 ori $1, $0, 24         ; 
[800005b4] 34010018 ori $1, $0, 24         ; 
[800005b8] 34010018 ori $1, $0, 24         ; 
[800005bc] 34010018 ori $1, $0, 24         ; 
[800005c0] 34010018 ori $1, $0, 24         ; 
[800005c4] 34010018 ori $1, $0, 24         ; 
[800005c8] 34010018 ori $1, $0, 24         ; 
[800005cc] 34010018 ori $1, $0, 24         ; 
[800005d0] 34010018 ori $1, $0, 24         ; 
[800005d4] 34010018 ori $1, $0, 24         ; 
[800005d8] 34010018 ori $1, $0, 24         ; 
[800005dc] 34010018 ori $1, $0, 24         ; 
[800005e0] 34010018 ori $1, $0, 24         ; 
[800005e4] 34010018 ori $1, $0, 24         ; 
[800005e8] 34010018 ori $1, $0, 24         ; 
[800005ec] 34010018 ori $1, $0, 24         ; 
[800005f0] 34010018 ori $1, $0, 24         ; 
[800005f4] 34010018 ori $1, $0, 24         ; 
[800005f8] 34010018 ori $1, $0, 24         ; 
[800005fc] 34010018 ori $1, $0, 24         ; 
[80000600] 34010018 ori $1, $0, 24         ; 
[80000604] 34010018 ori $1, $0, 24         ; 
[80000608] 34010018 ori $1, $0, 24         ; 
[8000060c] 34010018 ori $1, $0, 24         ; 
[80000610] 34010018 ori $1, $0, 24         ; 
[80000614] 34010018 ori $1, $0, 24         ; 
[80000618] 34010018 ori $1, $0, 24         ; 
[8000061c] 34010018 ori $1, $0, 24         ; 
[80000620] 34010018 ori $1, $0, 24         ; 
[80000624] 34010018 ori $1, $0, 24         ; 
[80000628] 34010018 ori $1, $0, 24         ; 
[8000062c] 34010018 ori $1, $0, 24         ; 
[80000630] 34010018 ori $1, $0, 24         ; 
[80000634] 34010018 ori $1, $0, 24         ; 
[80000638] 34010018 ori $1, $0, 24         ; 
[8000063c] 34010018 ori $1, $0, 24         ; 
[80000640] 34010018 ori $1, $0, 24         ; 
[80000644] 34010018 ori $1, $0, 24         ; 
[80000648] 34010018 ori $1, $0, 24         ; 
[8000064c] 34010018 ori $1, $0, 24         ; 
[80000650] 34010018 ori $1, $0, 24         ; 
[80000654] 34010018 ori $1, $0, 24         ; 
[80000658] 34010018 ori $1, $0, 24         ; 
[8000065c] 34010018 ori $1, $0, 24         ; 
[80000660] 34010018 ori $1, $0, 24         ; 
[80000664] 34010018 ori $1, $0, 24         ; 
[80000668
```

SPIM hat eine Load-Store Architektur

- Daten müssen erst aus dem Hauptspeicher in Register geladen werden (load), bevor sie verarbeitet werden können.
- Ergebnisse müssen aus Registern wieder in den Hauptspeicher geschrieben werden (store).

Es gibt keine Befehle, die Daten direkt aus dem Hauptspeicher verarbeiten.

Zum Vergleich:

- Java hat eine Stack Architektur:
- Alle Argumente für die Java Maschinenbefehle werden vom Stack geholt und die Ergebnisse wieder auf den Stack geschrieben.
- Daher brauchen fast alle Java Maschinenbefehle keine Argumente (sie wissen, dass die auf dem Stack zu finden sind).
- Für die Java Maschinenbefehle genügt der op-code, und der passt in ein Byte.

Daher heißt die Java Maschinensprache auch **Bytecode**.

Grundprinzip (Von-Neumann):

- Gemeinsamer Speicher für Daten und Programme

SPIM teilt den Hauptspeicher in **Segmente**, um Konflikte zu vermeiden:

- **Datensegment**
 - Speicherplatz für Programmdaten (Konstanten, Variablen, Zeichenketten, ...)
- **Textsegment**
 - Speicherplatz für das **Programm**.
- **Stacksegment**
 - Speicherplatz für den Stack.

Es gibt auch noch jeweils ein Text- und Datensegment für das Betriebssystem:

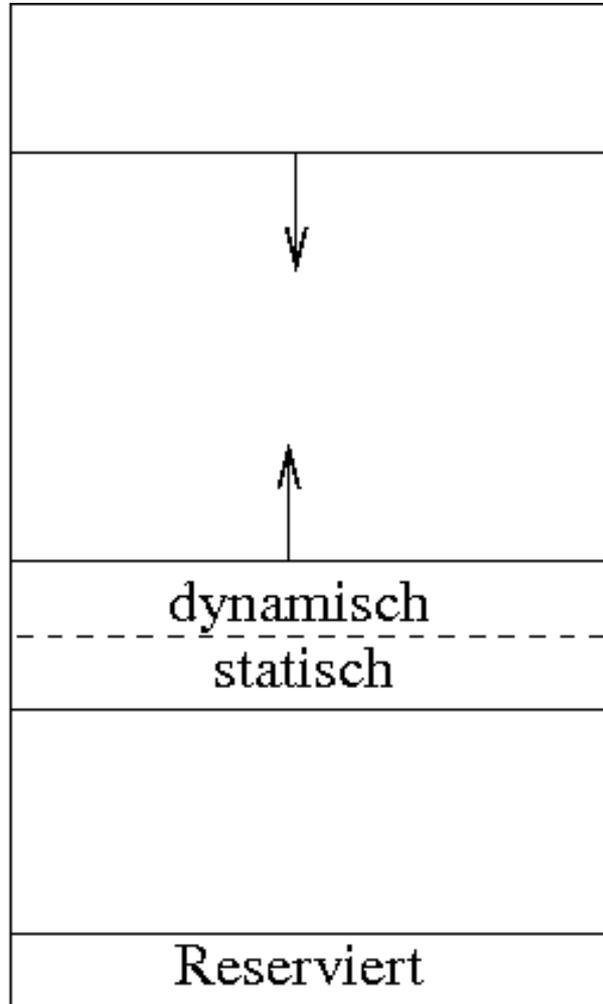
- Unterscheidung zwischen User- und Kernel- Text/Data Segment

7FFF FFFF

1000 0000

0040 0000

0000 0000



Stacksegment

Datensegment

Textsegment

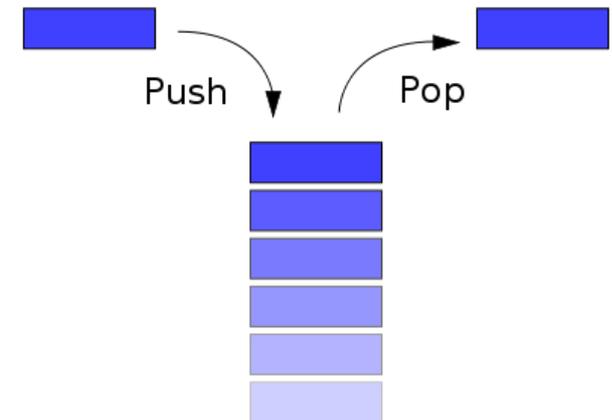
Reserviert

Dient der Reservierung von und dem Zugriff auf Speicher

- Feste Startadresse (Meist am Ende des HS und wächst gegen 0)
- Variable Größe (nicht Breite!)
 - BS muss verhindern, dass Stack in das Daten-Segment wächst
- Arbeitet nach dem LIFO (Last In–First Out)-Prinzip

Zwei Basis-Operationen

- Push:
 - Ablegen eines Elements auf dem Stack
- Pop:
 - Entfernen des obersten Elements vom Stack



Verwendung bei MIPS (hauptsächlich)

- Sichern und Wiederherstellen von Registerinhalten vor bzw. nach einem Unterprogrammaufruf.

Das Programm berechnet den Umfang des Dreiecks mit den Kanten x, y, z

```

    .data ← Datensegment
x:   .word 12
y:   .word 14
z:   .word 5
U:   .word 0

    .text ← Textsegment
main: lw $t0, x      # $t0 := x
      lw $t1, y      # $t1 := y
      lw $t2, z      # $t2 := z
      add $t0, $t0, $t1 # $t0 := x+y
      add $t0, $t0, $t2 # $t0 := x+y+z
      sw $t0, U      # U := x+y+z
      li $v0, 10     # EXIT
      syscall
  
```

← Kommentarzeichen

Direktiven:

- `.data (.text):`
 - Kennzeichnet den Start des Datensegments (Textsegments)
- `.word:`
 - sorgt für Reservierung von Speicherplatz
 - hier für die Variablen `x,y,z,U`. Jeweils ein Wort (32 Bit) wird reserviert.
 - Inhalt wird mit den Zahlen 12, 14, 5 und 0 initialisiert.

(Pseudo-) Befehle:

- `lw $t0, x` lädt den Inhalt von `x` in das Register `$t0`. (SPIM realisiert Load-Store Architektur)
- `add $t0, $t0, $t1` addiert den Inhalt von `$t0` zu `$t1` und speichert das Resultat wieder in `$t0`.
- `sw $t0, U` speichert den Inhalt von `$t0` in den Speicherplatz, der `U` zugewiesen ist.
- `li $v0, 10` und `syscall` halten das Programm an.

SPIM hat drei verschiedene Integertypen

Folgende Direktiven dienen zur Reservierung für den notwendigen Speicher

- `.word` (32 Bit Integer)
- `.half` (16 Bit Integer)
- `.byte` (8 Bit Integer)

Mit der Direktive

```
.word Wert1 Wert2 ...
```

werden Folgen von 32-Bit Integern angelegt (z.B. nützlich zur Speicherung von Feldern...)

Beispiel:

```
x: .word 256 0x100
```

- reserviert im Speicher $2 \cdot 32$ Bit und schreibt in beide den Wert 256 hinein (0x... bedeutet hexadezimal).
- **x** ist eine *Marke*. Man kann damit auf den ersten Wert zugreifen.
- Mit **x+4** kann man auf den **zweiten** Wert zugreifen.

x: .word 10 20 30

y: .half 3 4

z: .byte 5 6 7

reserviert insgesamt 19 Bytes

- 12 Bytes mit den Zahlen 10, 20 und 30
(zugreifbar über x , $x+4$ und $x+8$)
- 4 Bytes mit den Zahlen 3 und 4
(zugreifbar über y und $y+2$)
- 3 Bytes mit den Zahlen 5,6 und 7
(zugreifbar über z , $z+1$ und $z+2$)

```
string1: .ascii "Hallo Welt"
string2: .asciiz "Hallo Welt"
```

Die Direktiven `.ascii` und `.asciiz` reservieren beide 10 Bytes für die ASCII-Darstellung von "Hallo Welt".

`.asciiz` hängt zusätzlich noch ein Null-Byte `\0` an (Ende der Zeichenkette) und verbraucht insgesamt 11 Bytes.

Die Zeichenketten sind über die Marken `string1` bzw. `string2` zugreifbar. (`string1` greift auf 'H' zu, `string1+1` auf 'a' usw.)

Adresse	0xA8	0xA9	0xAA	0xAB	0xAC	0xAD	0xAE	0xAF	0xB0	0xB1	0xB2	0xB3
Big Endian	H	a	l	l	o		W	e	l	t	\0	\0
Little Endian	l	l	a	H	e	W		o	\0	\0	t	l

Innerhalb eines Strings sind folgende Kombinationen erlaubt:

`\n` (neue Zeile)

`\t` (Sprung zum nächsten Tabulator)

`\"` Das doppelte Anführungszeichen.

Beispiel:

```
a: .ascii "ab\n cd\t ef\"gh\""
```

könnte ausgedruckt so aussehen:

```
ab
cd   ef"gh"
```

(`\` ist das sog. "escape Zeichen")

4-Byte Integer könnte an den Adressen 0x3, 0x4,0x5,0x6 abgelegt werden (Adressierung geschieht byteweise).

Aber: Das ist *nicht ausgerichtet* (engl. aligned).

Ausgerichtete Speicherung wäre z.B. an den Adressen 0x0,0x1,0x2,0x3 oder 0x4,0x5,0x6,0x7.

Viele SPIM Befehle erwarten ausgerichtete Daten

- Anfangsadressen der Daten ist ein Vielfaches ihrer Länge.
- Die `.word`, `.half` und `.byte` Direktiven machen das automatisch richtig.

Beispiel:

x: `.half 3`

y: `.word 55`

würde nach dem x 2 Byte frei lassen, damit y ausgerichtet ist.

<Marke>: <Befehl> <Arg 1> <Arg 2> <Arg 3> #<Kommentar>

Oder mit Kommas

<Marke>: <Befehl> <Arg 1>, <Arg 2>, <Arg 3> #<Kommentar>

In der Regel 1 – 3 Argumente:

- Fast alle arithm. Befehle 3: 1 Ziel + 2 Quellen
- Befehle für Datenübertragung zw. Prozessor und HS: 2 Arg
- Treten *in folgender Reihenfolge auf*:
 - 1.) Register des Hauptprozessors, zuerst das Zielregister,
 - 2.) Register des Coprozessors,
 - 3.) Adressen, Werte oder Marken

Befehl	Argumente	Wirkung	Erläuterung
div	Rd, Rs1, Rs2	$RD = \text{INT}(Rs1/Rs2)$	divide
li	Rd, Imm	$Rd = \text{Imm}$	Load Immediate

Erläuterungen:

- Rd = destination register (Zielregister)
- Rs1 = source register (Quellregister)
- Imm = irgendeine Zahl

Beispiele:

div \$t0, \$t1, \$t2

dividiere den Inhalt von \$t1 durch den Inhalt von \$t2 und speichere das Ergebnis ins Zielregister \$t0.

Befehl	Argumente	Wirkung	Erläuterung
lw	Rd, Adr	RD=MEM[Adr]	Load word

lw lädt die Daten aus der angegebenen Adresse **Adr** in das Zielregister **Rd**.

Adr kann auf verschiedene Weise angegeben werden:

- **(Rs)** : Der Wert steht im Hauptspeicher an der Adresse, die im Register **Rs** steht (Register-indirekt)
- **label** oder **label+Konstante**: Der Wert steht im Hauptspeicher an der Stelle, die für **label** reserviert wurde, bzw. nachdem Konstante dazu addiert wurde (direkt).
- **label (Rs)** oder **label+Konstante (Rs)** : Der Wert steht im Hauptspeicher an der Stelle, die für **label** reserviert wurde + **Konstante** + **Inhalt** von Register **Rs** (indexiert).

Befehl	Argumente	Wirkung	Erläuterung
la	Rd, Label	RD=Adr(Label)	Load address

la lädt die **Adresse** auf die das Label **label** zeigt in das Zielregister **Rd**.

Zum Vergleich: **lw** lädt die **Daten** aus der angegebenen Adresse **Adr** in das Zielregister **Rd**.

```
.data
var: .word 20, 4, 22, 25, 7
.text
main: lw $t1, var          # $t1 enthaelt "20"
      # (direkte Adr.)
      lw $t1, var+4        # $t1 enthaelt "4"
      # (direkte Adr.)
      lw $t2, var($t1)     # $t2 enthaelt "4"
      # (indexierte Adr.)
      lw $t2, var+8($t1)   # $t2 enthaelt "25"
      # (indexierte Adr.)
      la $t1, var          # Adr. von "20" in $t1
      lw $t2, ($t1)        # $t2 enthaelt "20"
      # (indirekte Adr.)
```

lb und **lh** müssen aus 8 bzw. 16 Bit ein 32 Bit Integer machen.

Bei negativer Zahl muss mit 1en aufgefüllt werden!

lbu und **lhu** füllen **immer** mit 0en auf.

Befehl	Argumente	Wirkung	Erläuterung
lb	Rd,Adr	RD=MEM[Adr]	Load byte
lbu	Rd,Adr	RD=MEM[Adr]	Load unsigned byte
lh	Rd,Adr	RD=MEM[Adr]	Load halfword
lhu	Rd,Adr	RD=MEM[Adr]	Load unsigned halfword
ld	Rd,Adr	Lädt das Doppelword an der Stelle Adr in die Register Rd und Rd+1	Load double word

speichern Registerinhalte zurück in den Hauptspeicher.

Befehl	Argumente	Wirkung	Erläuterung
sw	Rs,Adr	MEM[Adr]:=Rs	store word
sb	Rs,Adr	MEM[Adr]:=Rs MOD 256	store byte (die letzten 8 Bit)
sh	Rs,Adr	MEM[Adr]:=Rs MOD 2^{16}	store halfword(die letzten 16 Bit)
sd	Rs,Adr	sw Rs,Adr sw Rd+1,Adr+4	Store double word

move: Kopieren zwischen Registern.

li: Direktes laden des Wertes in ein Register

lui: Lädt den Wert in die oberen 16 Bits des Registers (und macht die unteren 16 Bits zu 0).

Befehl	Argumente	Wirkung	Erläuterung
move	Rd, Rs	$Rd := Rs$	move
li	Rd, Imm	$Rd := Imm$	load immediate
lui	Rd, Imm	$Rd := Imm * 2^{16}$	Load upper immediate

Ein Überlauf (Overflow) bewirkt den Aufruf eines Exception Handlers (ähnlich catch in Java).

Es gibt auch arithmetische Befehle, die Überläufe ignorieren.

Weitere arithmetische Befehle:

- **div, mult** (in Versionen mit und ohne overflow, sowie mit und ohne Vorzeichen)
- **neg** (Zahl negieren), **abs** (Absolutbetrag), **rem** (Rest)

Befehl	Argumente	Wirkung	Erläuterung
add	Rd, Rs1, Rs2	$Rd := Rs1 + Rs2$	addition (mit overflow)
addi	Rd, Rs1, Imm	$Rd := Rs1 + Imm$	addition immediate (mit overflow)
sub	Rd, Rs1, Rs2	$Rd := Rs1 - Rs2$	subtract (mit overflow)

Jeder Prozessor arbeitet nur vernünftig in einem Betriebssystem (Unix, Linux, Windows usw.)

Betriebssystem darf privilegierte Operationen durchführen:

- E/A-Operationen
- ...

Kontrollierten Zugang zu den Funktionen des Betriebssystems notwendig.

Betriebssystemfunktionen werden durchnummeriert, und über spezielle Funktion **syscall** aufgerufen.

syscall kann vor der Ausführung einer Betriebssystemfunktion überprüfen, ob das Programm die Rechte dazu hat.

Befehl **syscall** im SPIM erwartet die Nummer der auszuführenden Betriebssystemfunktion im Register **\$v0**.

Um eine Betriebssystemfunktion aufzurufen, lädt man deren Nummer in **\$v0** (z.B. **li \$v0,4**) und ruft dann **syscall** auf (4 ist die Druckfunktion für Strings).

Laden: `li $v0, <Code>`

Ausführen: `syscall`

Funktion	Code	Argumente	Ergebnis
print_int	1	Wert in \$a0 wird dezimal ausgegeben	
print_float	2	Wert in \$f12 wird als 32-Bit-Gleitkommazahl	
print_double	3	Wert in \$f12 und \$f13 wird als 64-Bit-Gleitkommazahl ausgegeben	
print_string	4	Die mit Chr \0 terminierte Zeichenkette, die an der Stelle (\$a0) beginnt, wird ausgegeben	
read_int	5		Die auf der Konsole dezimal eingegebene ganze Zahl in \$v0

Funktion	Code	Argumente	Ergebnis
read_float	6		Die auf der Konsole dezimal eingegebene 32-Bit-Gleitkommazahl in \$f0
read_double	7		Die auf der Konsole dezimal eingegebene 64-Bit- Gleitkommazahl in \$f0/1
read_string	8	Adresse, ab der die Zeichenkette abgelegt werden soll in \$a0, maximale Länge der Zeichenkette in \$a1	Speicher von (\$a0) bis (\$a0)+\$a1 wird mit der eingelesenen Zeichenkette belegt. Es wird "\n" mit eingelesen!
sbrk	9	Größe des Speicherbereichs in Bytes in \$a0	Anfangsadresse eines freien Blocks der geforderten Größe in \$v0
exit	10		

```
.data
txt1:  .asciiZ "Zahl= "
txt2:  .asciiZ "Text= "
input: .ascii  "Dieser Text wird nachher ueber"
      .asciiZ "geschrieben!"

.text      # Eingabe...
main:  li $v0, 4   # 4: print_str
      la $a0, txt1 # Adresse des ersten Textes in $a0
      syscall
      li $v0, 5   # 5: read_int
      syscall
      move $s0,$v0 # gelesenen Wert aus $v0 in $s0 kopieren
      li $v0, 4   # 4: print_str
      la $a0, txt2 # Adresse des zweiten Textes in $a0
      syscall
      li $v0, 8   # 8: read_str
      la $a0, input # Adresse des einzugebenden Textes
      li $a1, 256 # maximale Länge
      syscall     # Eingelesener Text in input
```

Ausgabe...

```
li $v0, 1 # 1: print_int
move $a0, $s0
syscall
li $v0, 4 # 4: print_str
la $a0, input
syscall
li $v0, 10 # Exit
syscall
```

Es werden immer alle Zeichen \n mit ausgegeben!

Beispiel:

```
.data
txt1: .asciiz "Dieser\nText\n\nwird\n\n\nausgegeben\n"
txt2: .asciiz "Und dieser auch"
.text

main: li $v0, 4      # 4: print_str
      la $a0, txt1   # Adresse von txt1 in $a0
      syscall
      la $a0, txt2   # Adresse von txt2 in $a0
      syscall
      li $v0, 10     # Exit
      syscall
```

Ausgabe:

```
1 prompt$ spim -file print_str.s
2 Dieser
3 Text
4
5 wird
6
7
8 ausgegeben
9 Und dieser auchprompt$
```

Es wird das Zeichen \n von der Konsole mit eingelesen!

Beispiel:

```
.data
txt:      .asciiz "Text="
input:    .ascii  "xxxxx" # Das hier wird überschrieben

.text
main:    li  $v0, 4      # 4: print_str
        la  $a0, txt    # Adresse von txt in $a0
        syscall
        li  $v0, 8      # 5: read_str
        la  $a0, input  # Adresse des einzugebenden Textes
        li  $a1, 4      # maximale Laenge
        syscall
        li  $v0, 4      # 4: print_str
        la  $a0, input
        syscall
        li  $v0, 10 # Exit
        syscall
```

Ausgabe:

```
1 prompt$ spin -file read_str.s
2 Text=a
3 a
4 prompt$
```

Speicherlayout vor dem Drücken der <Enter>-Taste

Adresse	0xA8	0xA9	0xAA	0xAB	0xAC	0xAD	0xAE	0xAF	0xB0	0xB1	0xB2	0xB3
Big Endian	T	e	x	t	=	\0	x	x	x	x	x	\0
Little Endian	t	x	e	T	x	x	\0	=	\0	x	x	x

Speicherlayout nach dem Drücken der <Enter>-Taste

Adresse	0xA8	0xA9	0xAA	0xAB	0xAC	0xAD	0xAE	0xAF	0xB0	0xB1	0xB2	0xB3
Big Endian	T	e	x	t	=	\0	a	\n	\0	x	x	\0
Little Endian	t	x	e	T	\n	a	\0	=	\0	x	x	\0

Befehl	Argumente	Wirkung	Erläuterung
and	Rd, Rs1, Rs2	$Rd := Rs1 \text{ and } Rs2$	bitwise and
andi	Rd, Rs1, Imm	$Rd := Rs1 \text{ and } Imm$	bitwise and immediate
or	Rd, Rs1, Rs2	$Rd := Rs1 \text{ or } Rs2$	bitwise or
ori	Rd, Rs1, Imm	$Rd := Rs1 \text{ or } Imm$	bitwise or immediate
nor	Rd, Rs1, Rs2	$Rd := Rs1 \text{ nor } Rs2$	bitwise not or

+ Viele weitere logische Befehle:

- xor, xori, not
- rol (rotate left), ror (rotate right)
- sll (shift left logical), srl (shift right logical), sra (shift right arithmetical)
- seq (set equal), sne (set not equal)
- sge (set greater than or equal), sgt (set greater than), ...

Befehl	Argumente	Wirkung	Erläuterung
b	label	Unbedingter Sprung nach label	branch
j	label	Unbedingter Sprung nach label	jump
beqz	Rs,label	Sprung nach label falls Rs=0	Branch on equal zero

+ weitere 20 bedingte branch Befehle.

- branch und jump Befehle unterscheiden sich auf Maschinenebene
- branch-Befehle erlaubt SCR-relative Adressierung.
- Der Unterschied wird von der Assemblersprache verwischt.

```
IF Betrag > 1000
  THEN Rabatt := 3
  ELSE Rabatt := 2
END;
```

Annahme: Betrag ist in Register \$t0, Rabatt soll ins Register \$t1

Assemblerprogramm:

```
main:
    ble $t0, 1000, else    # IF Betrag > 1000
    li  $t1, 3             # THEN Rabatt := 3
    b   endif
else:
    li  $t1, 2             # ELSE Rabatt := 2
endif:                     # FI
```

```
summe := 0;  
i := 0;  
WHILE summe <= 100  
  i := i + 1;  
  summe := summe + i  
END;
```

Assemblerprogramm:

```
li    $t0, 0           # summe := 0;  
li    $t1, 0           # i := 0;  
while:  
  bgt  $t0, 100, elihw  # WHILE summe <= 100 DO  
  addi $t1, $t1, 1      # i := i + 1;  
  add  $t0, $t1, $t0    # summe := summe + i  
  b    while           # DONE;  
elihw:
```

```
.data
feld: .space 52      # feld: ARRAY [0..12] OF INTEGER;

.text
main:
    li    $t0, 0
for:
    bgt   $t0, 48, rof      # FOR i := 0 TO 12 DO
    sw    $t0, feld($t0)    # feld[i] := i;
    addi  $t0, $t0, 4       # i += 1
    b     for               # DONE
rof:

.space 52  reserviert 52 Byte (für 13 Integer)
```

In vielen Programmiersprachen kennt man eine **switch** Anweisung.

Beispiel Java;

```
switch (ausdruck) {  
  case konstante_1: anweisung_1;  
  case konstante_2: anweisung_2;  
  ...  
  case konstante_n: anweisung_n;  
}
```

Die Vergleiche `ausdruck=konstante_1`, `ausdruck=konstante_2`,... nacheinander zu testen wäre zu ineffizient.

Befehl	Argumente	Wirkung	Erläuterung
jr	Rs	unbedingter Sprung an die Adresse in Rs	Jump Register

jr ermöglicht uns den Sprung an eine erst zur Laufzeit ermittelte Stelle im Programm.

switch Konstrukt lässt sich über Sprungtabelle realisieren.

- Anlegen eines Feldes mit den Adressen der Sprungziele im Datensegment
- Adressen stehen schon zur Assemblierzeit fest
 - Zur Laufzeit muss nur noch die richtige Adresse geladen werden.

```
.data
```

```
jat:   .word case0, case1, case2, case3, case4  
# Sprungtabelle wird zur Assemblerzeit belegt.
```

```
.text
```

```
main:
```

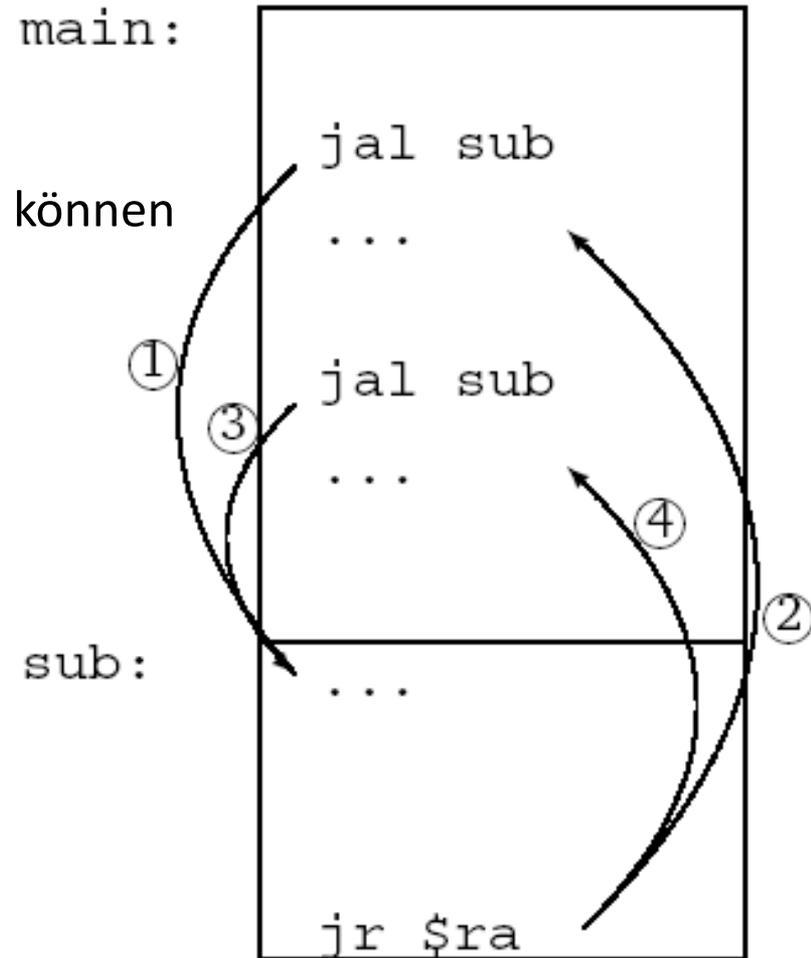
```
    li $v0, 5           # read_int  
    syscall  
    blt $v0, 0, error   # Eingabefehler abfangen  
    bgt $v0, 4, error  
    mul $v0, $v0, 4     # 4-Byte-Adressen  
    lw $t0, jat($v0)   # $t0 enthält Sprungziel  
    jr $t0             # springt zum richtigen Fall
```

```
case0: li $a0, 0      # tu dies und das
        j  exit
case1: li $a0, 1      # tu dies und das
        j  exit
case2: li $a0, 2      # tu dies und das
        j  exit
case3: li $a0, 3      # tu dies und das
        j  exit
case4: li $a0, 4      # tu dies und das
        j  exit
error: li $a0, 999    # tu dies und das
exit:  li $v0, 1      # print_int
        syscall
        li $v0, 10    # Exit
        syscall
```

Unterprogramme:

- In Hochsprachen Prozeduren, Methoden
- Programmstücke, die von unterschiedlichen Stellen im Programm angesprungen werden können
- Dienen der Auslagerung wiederkehrender Berechnungen
- Nach deren Ausführung: Rücksprung zum Aufrufer

jal speichert richtige Rücksprungadresse (Adresse des nächsten Befehls im aufrufenden Programm) im Register \$ra.



Die meisten Unterprogramme benötigen Eingaben (Parameter) und liefern Ergebnisse.

Bsp. Java:

```
public String myFunction(String param) {  
    return "Hallo: "+ param;  
}
```

Wie erfolgt in SPIM die Übergabe von

- Parametern an das Unterprogramm
- Ergebnisse an das aufrufende Programm?

Methode 1:

- Aufrufendes Programm speichert Parameter in die Register \$a0,\$a1,\$a2,\$a3
- Unterprogramm holt sie dort ab
- Unterprogramm speichert Ergebnisse in die Register \$v0,\$v1
- Aufrufendes Programm holt sie dort ab

Die Prozedur Umfang berechnet den Umfang des Dreiecks mit den Kanten \$a0,\$a1 und \$a2

```
li    $a0, 12    # Parameter für Übergabe an Unterprogramm
li    $a1, 14
li    $a2, 5
jal   uf        # Sprung zum Unterprogramm,
                # Adresse von nächster Zeile ('move') in $ra
move  $a0, $v0  # Ergebnis nach $a0 kopieren ←
li    $v0, 1    # 1: ausdrucken
syscall
...
uf:
add  $v0,$a0,$a1 # Berechnung mittels übergebenen Parameter
add  $v0,$v0,$a2
jr   $ra        # Rücksprung zur move Instruktion
```

Methode 2:

- Parameter werden auf den Stack gepusht.
- Unterprogramm holt Parameter vom Stack
- Unterprogramm pusht Ergebnisse auf den Stack und springt zurück zum Aufrufer
- Aufrufendes Programm holt sich Ergebnisse vom Stack.

- Funktioniert auch für Unterprogramm das wiederum Unterprogramme aufruft (auch rekursiv).

Beide Methoden lassen sich kombinieren

- Teil der Werte Register
- Teil auf den Stack

Problem:

- Ein Unterprogramm benötigt u.U. Register, die das aufrufende Programm auch benötigt
- Inhalte könnten überschrieben werden!

Lösung:

- Vor Ausführung des Unterprogramms Registerinhalte auf dem Stack sichern
- Nach Ausführung des Unterprogramms vorherige Registerinhalte wieder vom Stack holen und wieder herstellen.

Prolog des Callers (aufrufendes Programm):

Sichere alle *caller-saved* Register:

- Sichere Inhalt der Register $\$a0$ - $\$a3$, $\$t0$ - $\$t9$, $\$v0$ und $\$v1$.
- *Callee* (Unterprogramm) darf ausschließlich diese Register verändern ohne ihren Inhalt wieder herstellen zu müssen.

Übergebe die Argumente:

- Die ersten vier Argumente werden in den Registern $\$a0$ bis $\$a3$ übergeben
- Weitere Argumente werden in umgekehrter Reihenfolge auf dem Stack abgelegt (Das fünfte Argument kommt zuletzt auf den Stack)

Starte die Prozedur (jal)

Prolog des Callee:

- **Schaffe Platz auf dem Stack (Stackframe)**
 - Stackframe: der Teil des Stacks, der für das Unterprogramm gebraucht wird
 - Subtrahiere die Größe des Stackframes vom Stackpointer:
`sub $sp, $sp, <Größe Stackframe>`
- **Sichere alle *callee-saved* Register** (Register die in der Prozedur verändert werden)
 - Sichere Register \$fp, \$ra und \$s0-\$s7 (wenn sie innerhalb der Prozedur verändert werden)
 - Achtung: das Register \$ra wird durch den Befehl jal geändert!
- **Erstelle den Framepointer:**
 - Addiere die Größe des Stackframe zum Stackpointer und lege das Ergebnis in \$fp ab.

Epilog des Callees:

- **Rückgabe des Funktionswertes:**
 - Ablegen des Funktionsergebnis in den Registern $\$v0$ und $\$v1$

- **Wiederherstellen der gesicherten Register:**
 - Vom Callee gesicherte Register werden wieder hergestellt.
 - Achtung: den Framepointer als letztes Register wieder herstellen!

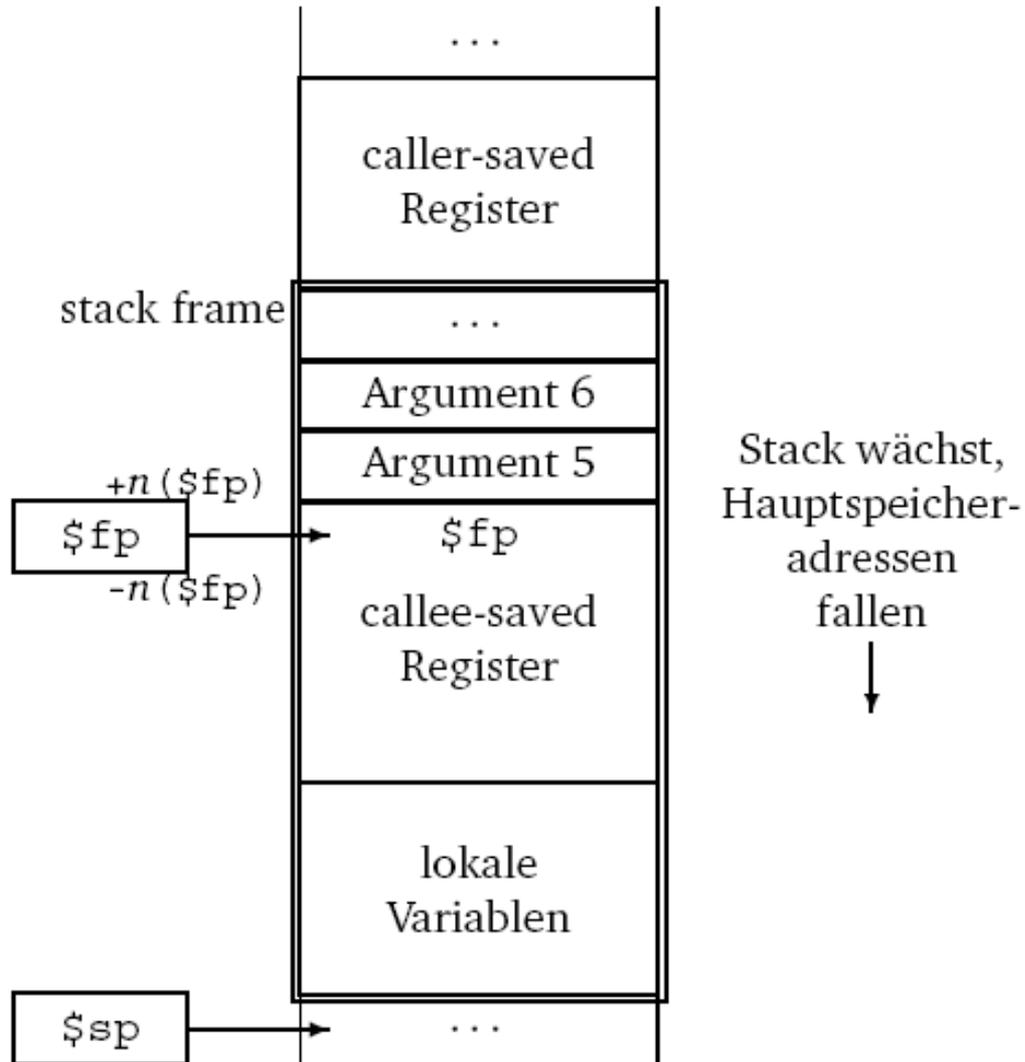
- **Entferne den Stackframe:**
 - Addiere die Größe des Stackframes zum Stackpointer.

- **Springe zum Caller zurück:**
 - `jr $ra`

Epilog des Callers:

- **Stelle gesicherte Register wieder her:**
 - Vom Caller gesicherte Register wieder herstellen
 - Achtung: Evtl. über den Stack übergebene Argumente bei der Berechnung des Abstandes zum Stackpointer beachten!

- **Stelle ursprünglichen Stackpointer wieder her:**
 - Multipliziere die Zahl der Argumente und gesicherten Register mit vier und addiere sie zum Stackpointer.



Die Werte, die an ein Unterprogramm übergeben werden sind Bitfolgen.

Bitfolgen können sein:

- Daten (call by value) oder
- die Adressen von Daten (call by reference)

Beispiel:

```
.data
x: .word 23
    .text
main:
    la    $a0,x          # lädt Adresse von x.
    jal  cbr
                                # Was ist jetzt der Wert von x?
cbr:
    lw   $t0,($a0)
    add  $t0, $t0, $t0
    sw   $t0,($a0)
    jr   $ra
```

Normalfall:

- Arrays werden an Unterprogramme übergeben, indem man die Anfangsadresse übergibt (call by reference).

Call by Value Übergabe:

- Eine call by value Übergabe eines Arrays bedeutet, das gesamte Array auf den Stack zu kopieren (nicht sinnvoll).

Unterbrechung (Interrupts)

- Ereignis, das asynchron zum Programmablauf eintritt
- Hat keine direkter Abhängigkeit zu bestimmten Befehlen
- Muss (sofort) vom Betriebssystem behandelt werden
- Beispiele:
 - Ein- und Ausgabegeräte, z.B. die Tastatur.
- Unterbrechungen sind nicht reproduzierbar!
- Unterbrechungen können jederzeit während der gesamten Programmausführung auftreten
- Unterbrechungen können wieder unterbrochen werden
 - Priorisierte Interrupts

Ausnahme (exceptions, traps)

- Ereignis, das synchron zum Programmablauf eintritt
- Steht in direktem Zusammenhang mit bestimmten Befehlen
- Muss vom Betriebssystem behandelt werden
- Beispiele:
 - Division durch Null
 - Überläufe
 - ...

Auftreten eines Interrupts oder einer Exception

- aktueller Befehl wird abgearbeitet
- Abspeichern aller Informationen zum Wiederherstellen des aktuellen Programms (PC, PSW, Register, ...)
- Sprung an eine von der CPU-Hardware festgelegte Stelle
 - Beim SPIM: 0x8000 0080
 - Anfang der *Unterbrechungsbehandlungsroutine (ISR oder Interrupthandler)*
 - Interrupthandler behandelt Unterbrechung bzw. die Ausnahme
- Coprozessor 0 stellt dazu einige Register zur Verfügung
 - CPU schreibt dorthin Informationen über den Grund der Unterbrechung oder der Ausnahme
- Interrupthandler kann man direkt programmieren!
 - Aufgabe des Betriebssystems, daher `ktext`-Direktive an der Stelle 0x8000 0080 verwenden:

```
.ktext 0x8000 0080
```

Struktur eines realen Prozessors & Assemblerprogrammierung mit SPIM

- Compiler, Interpreter, Assembler
- MIPS Prozessor
- CISC / RISC
- Little-endian, Big-endian
- Aufbau & Speicher (Daten, Text und Stack Segment)
- Daten & Zeichenketten (word, byte, strings, ...)
- SPIM-Befehle (**lw**, **sw**, **add**, ...)
- Sprünge, IF, SWITCH, Schleifen (**b**, **j**, **jal**, **beqz**,...)
- Unterprogramme (**\$a0**, caller-saved, callee,...)
- Call-by-value vs. Call-by-reference
- Unterbrechungen & Ausnahmen (**.ktext 0x8000 0080**)

Der überwiegende Teil dieses Kapitels ist dem [Spim Tutorial](#) entnommen.

Folien teilweise adaptiert von Prof. Dr. Hans Jürgen Ohlbach