

Tutoriumsblatt 9

Rechnerarchitektur im Sommersemester 2023

Zu dem Modul L

Besprechung: 19.06.23 - 23.06.2023

Aufgabe 1: (T) Entwurf eines 4-Bit-Addierernetzes

(- Pkt.)

Es soll systematisch ein Addierernetz entworfen werden, das in der Lage ist, zwei 4-stellige Dualzahlen zu addieren. Dazu wird das Problem aufgespaltet, indem man überlegt, wie eine einzelne Stelle addiert wird.

- Entwerfen Sie einen Halbaddierer, der in der Lage ist, zwei einstellige Dualzahlen zu addieren.
- Entwerfen Sie einen Volladdierer, der in der Lage ist, eine beliebige Stelle zweier n -stelliger Dualzahlen zu addieren.
- Entwerfen Sie nun das Addierernetz, indem Sie Halb- und Volladdierer verwenden.

Aufgabe 2: (T) Einfache ALU

(- Pkt.)

Entwerfen Sie eine einfache 1-Bit ALU, die den folgenden Spezifikationen genügt:

- Operationen: AND, OR, Addition und Subtraktion.
- Inputs: Operanden a und b , CarryIn (Übertrag aus einer vorgeschalteten ALU), gewisse Steuerleitungen (z.B. zur Auswahl des Typs der Operation).
- Outputs: Resultat, CarryOut (Übertrag).