

Tutoriumsblatt 2

Rechnerarchitektur im Sommersemester 2023

Zu den Modulen C, D

Besprechung: 02.05.23 bis 05.05.23

Ankündigungen: Herzlich willkommen zum Übungsbetrieb zur Vorlesung Rechnerarchitektur. Bitte melden Sie sich zu den Übungsgruppen auf Uni2Work an. Eine spätere Anmeldung ist nicht mehr möglich. Beachten Sie dazu auch die Hinweise auf dem Merkblatt. Um kurzfristige Ankündigungen nicht zu verpassen, bitten wir Sie auch regelmäßig die Kurswebsite zu besuchen.

Aufgabe 1: (T) Boolesche Algebra

(- Pkt.)

Beweisen Sie unter Verwendung des Kommutativ-, Distributiv-, Identitäts- und Komplementärgesetzes (und nur mit diesen alleine) die Gültigkeit folgender Aussagen (Es reicht also nicht die Eigenschaften für $\{0, 1\}$ zu zeigen!).

Hinweis: Sie können bereits bewiesene Aussagen verwenden, um darauf folgende Aussagen zu beweisen.

a. Idempotenz

(i) $a \cdot a = a$ bzw. (ii) $a + a = a$

b. Null- und Einsgesetz

(i) $a \cdot 0 = 0$ bzw. (ii) $a + 1 = 1$

c. Absorptionsgesetz

(i) $a \cdot (a + b) = a$ bzw. (ii) $a + (a \cdot b) = a$

Aufgabe 2: (T) Funktionstabelle

(- Pkt.)

Gegeben sei folgende Booleschen Funktion $f(a, b, c) = a \wedge b \wedge (a \vee \bar{c})$.

Füllen Sie folgende Funktionstabelle aus:

a	b	c	$f(a, b, c) = a \wedge b \wedge (a \vee \bar{c})$

Aufgabe 3: (T) Decoder

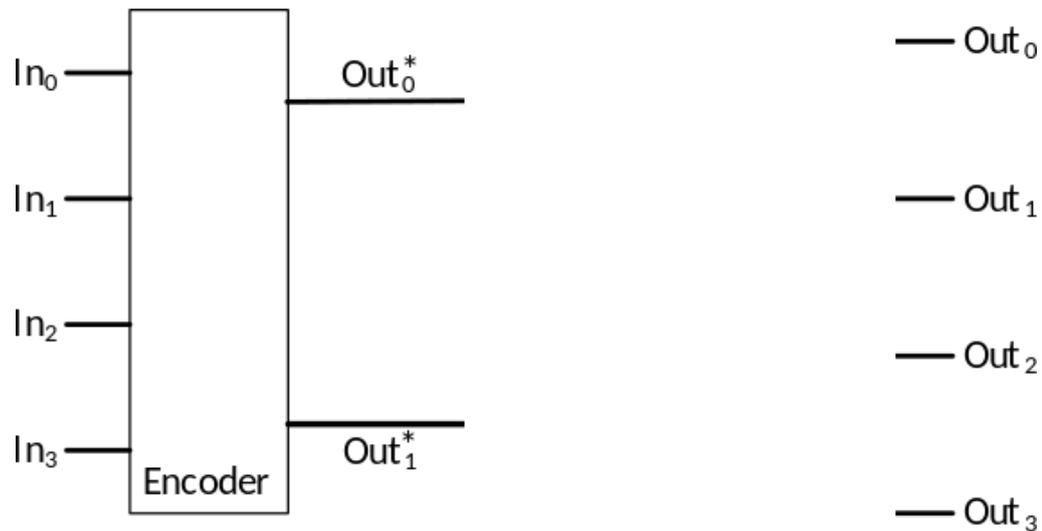
(- Pkt.)

Bearbeiten Sie die folgenden Aufgaben:

- Wie viele Ausgänge können beim Decoder gleichzeitig den Wert `wahr` annehmen?
- Wie viele Eingangsleitungen benötigt ein Decoder, der 16 Ausgangsleitungen besitzt?
- Stellen Sie die Kurzform der Funktionstabelle eines 2-zu-4-Decoders mit den Eingangsleitungen In_0, In_1 und den Ausgangsleitungen $Out_0, Out_1, Out_2, Out_3$ auf. Tragen Sie Ihre Lösung in die folgende Tabelle ein:

In_0	In_1	Out_0	Out_1	Out_2	Out_3

- Ergänzen Sie das folgende Schaltnetz so, dass stets gilt $Out_0 = In_0$, $Out_1 = In_1$, $Out_2 = In_2$ und $Out_3 = In_3$. Bei Ihrer Ergänzung dürfen Sie nur auf das Signal an den Leitungen Out_0^* und Out_1^* zugreifen. Es dürfen ausschließlich Leitungen, NOT-, AND- und OR-Bausteine ergänzt werden.



Aufgabe 4: (T) 2-zu-1 Multiplexer

(- Pkt.)

In dieser Aufgabe soll ein 2-zu-1 Multiplexer entworfen werden. Als Input erhält der Multiplexer zwei 1-Bit Kanäle A und B sowie eine 1-Bit Auswahlleitung S. Als Ausgabe liefert der Multiplexer einen 1-Bit Kanal Z. Der Multiplexer soll den Kanal A auf Z schalten, wenn die Auswahlleitung S auf 0 steht. Wenn die S auf 1 steht, soll der Multiplexer den Kanal B auf Z schalten.

- Erläutern Sie kurz die Funktionsweise eines Multiplexers.
- Geben Sie die Funktionstabelle, die Boolesche Funktion und das Schaltnetz an.