

Rechnerarchitektur im Sommersemester 2017

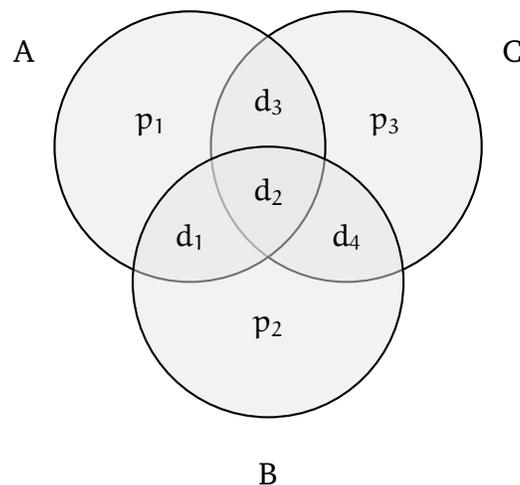
Übungsblatt 12

- Abgabetermin:** 24.07.2017, 12:00 Uhr
- Besprechung:** Besprechung der T-Aufgaben in den Tutorien vom 17. – 21. Juli 2017
Besprechung der eingereichten Fragen zum Stoff in einem Sondertutorium am 24. Juli 2017, 14.00 – 16.00 Uhr, Hörsaal S 001, Schellingstr. 3
- Ankündigungen:**
- Am Montag, den **24. Juli 2017 findet von 14.00 – 16.00 Uhr c.t. ein Sondertutorium im Hörsaal S 001 (Schellingstr. 3)** für alle Studenten statt, an dem gezielt nochmals Fragen zum Stoff gestellt werden können. In der Woche vom 24. – 28. Juli 2017 finden keine reguläre Übungen und auch keine Vorlesung statt.
 - Die **Klausur** findet am **26. Juli 2017 von 19.30 – 21.30 Uhr** statt. Bitte melden Sie sich **bis spätestens 24. Juli 2017, 10:00 Uhr** zur Klausur über Uniworx **an** bzw. **ab**.

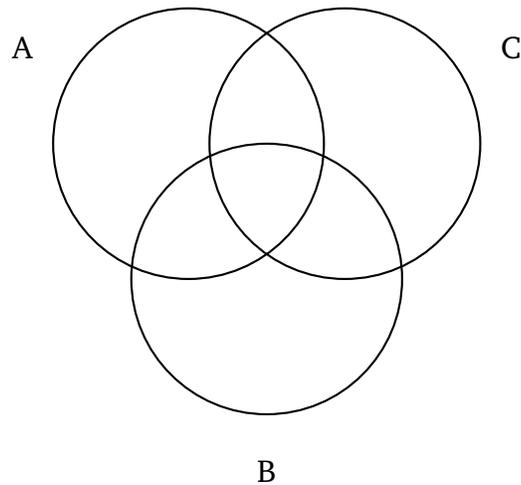
Aufgabe 58: (T) Fehlererkennungscode

(– Pkt.)

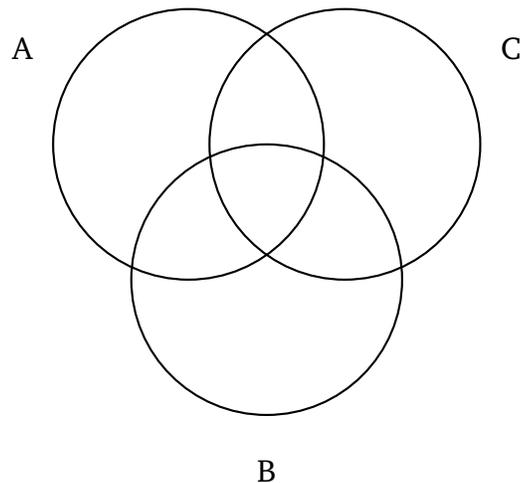
Wir gehen von folgender Struktur der Code-Wörter $d_1 d_2 d_3 d_4 p_1 p_2 p_3$ aus. Wobei $d_i (i \in \{1, 2, 3, 4\})$ für das jeweilige Datenbit und $p_j (j \in \{1, 2, 3\})$ für das jeweilige Prüf- bzw. Paritätsbit steht. Die Paritätsbits für ein Datenwort $d_1 d_2 d_3 d_4$ können anschaulich mit Hilfe eines Venn-Diagramms berechnet werden, in welchem sich die Bits wie folgt anordnen:



- a. Berechnen Sie unter Verwendung des folgenden Venn-Diagramms die Prüfbits für das Datenwort **0001**. Verwenden Sie dazu **gerade Parität**. Tragen Sie zunächst die Datenbits in die für die Berechnung sinnvollen (Schnitt-)Mengen ein.



- b. Gehen Sie davon aus, dass Sie ein mit dem zuvor beschriebenen Code codiertes Code-Wort **0110100** empfangen haben. Es wurde **gerade Parität** verwendet. Handelt es sich um ein gültiges Codewort? Falls nein, treffen Sie eine Aussage darüber, an welcher/welchen Stelle/-Stellen mutmaßlich (ein) Bitfehler aufgetreten ist/sind. Verwenden Sie zur Berechnung das folgende Venn-Diagramm. Korrigieren Sie (falls möglich/nötig) den/die Fehler innerhalb des Venn-Diagramms und geben Sie das (ggf. korrigierte) 4-Bit Datenwort an.



Aufgabe 59: (T) Hamming Codes

(– Pkt.)

Übertragung von Daten über physische Kanäle (Kabel etc.) ist fehleranfällig. Als Schutz vor solchen Fehlern setzen die meisten Speicher Codes für die Fehlererkennung und ggf. auch zur Fehlerkorrektur ein. Lesen Sie sich im Vorlesungsskript das Kapitel 10.4 zur „Fehlererkennung und -korrektur“ (S. 147-150) aufmerksam durch und bearbeiten Sie die folgenden Aufgaben:

- a. Beantworten Sie zunächst die folgenden Fragen zum Hamming-Abstand
 - (i) Was ist der Hamming-Abstand?
 - (ii) Wie groß muss der Hamming-Abstand mindestens sein um d Einzelbitfehler erkennen zu können? Begründen Sie Ihre Antwort ausführlich!
 - (iii) Wie groß muss der Hamming-Abstand mindestens sein um d Einzelbitfehler korrigieren zu können? Begründen Sie Ihre Antwort ausführlich!
- b. Kodieren Sie die folgenden 8-Bit Daten in 12-Bit Hamming Codes. Verwenden sie dazu gerade Parität.
 - (i) 1010 1110
 - (ii) 0101 0001
- c. Dekodieren Sie die folgenden 12-Bit Codewörter. Wenn sie Fehler enthalten, identifizieren Sie das fehlerhafte Bit und korrigieren Sie den Fehler. Das Ergebnis muss ein 8-Bit Datenwort sein.
 - (i) 1101 0110 0111
 - (ii) 1101 1110 0111

Aufgabe 60: (T) Arbeitsweise Caches

(– Pkt.)

Nehmen Sie einen Speicher mit 64 und einen Cache mit 16 Blöcken an. Wir benötigen nacheinander folgende Adresszugriffe bei anfangs leerem Cache:

1, 4, 8, 5, 20, 17, 19, 56, 9, 11, 4, 43, 5, 6, 9, 17

- a. Geben Sie für jede Referenz an, ob ein Cache-Hit oder ein Cache-Miss eintritt. Gehen Sie dabei von dem in der Vorlesung eingeführten Direktabbildungs-Verfahren aus.
- b. Stellen Sie den Inhalt des Caches dar, nachdem alle Zugriffe erfolgt sind.
- c. Wie viel Speicherplatz ist erforderlich, um einen Direct-mapped Cache zu realisieren, der 256 KByte Daten zwischenspeichern kann, wenn die Größe jedes Cache-Blocks und jedes Datenwortes im Speicher 32 Bit = 4 Byte beträgt. Gehen Sie von 32-Bit Adressen aus (es werden ganze Datenworte adressiert). Hinweis: Jeder Cache-Block benötigt ein Validierungs-Bit und ein geeignetes Tag!

Aufgabe 61: (T) Einfachauswahlaufgabe: Speicherung

(– Pkt.)

Für jede der folgenden Fragen ist eine korrekte Antwort auszuwählen („1 aus n“). Nennen Sie dazu in Ihrer Abgabe die jeweils ausgewählte Antwortnummer ((i), (ii), (iii) oder (iv)). Eine korrekte Antwort ergibt jeweils einen Punkt. Mehrfache Antworten oder eine falsche Antwort werden mit 0 Punkten bewertet.

a) Welche Belegung der beiden Eingänge S (Set) und R (Reset) eines SR-Latch ist unzulässig?			
(i) $S = 0, R = 0$	(ii) $S = 1, R = 1$	(iii) $S = 1, R = 0$	(iv) $S = 0, R = 1$
b) Womit können die beiden NOR-Gatter eines SR-Latch ersetzt werden, um ebenfalls ein äquivalentes Verhalten eines 1-Bit-Speichers zu realisieren?			
(i) NAND-Gatter	(ii) AND-Gatter	(iii) NOT-Gatter	(iv) OR-Gatter
c) Eine Flip-Flop-Schaltung, die das Eingangssignal übernimmt, wenn der Taktgeber von 0 auf 1 übergeht bezeichnet man als...			
(i) pegelgesteuert.	(ii) nicht gesteuert.	(iii) übersteuert.	(iv) flanken-gesteuert.
d) Welche Operation kann auf zwei gleichlange Codewörter angewendet werden, um durch Zählen der 1en im Ergebnis den Hamming-Abstand der Codewörter zu bestimmen?			
(i) AND	(ii) OR	(iii) XOR	(iv) NOR
e) Welcher Speichertyp steht in der Speicherhierarchie nicht unterhalb des Caches (d.h. der Zugriff drauf ist schneller als auf den Cache)?			
(i) Register	(ii) Bandlaufwerk	(iii) Arbeitsspeicher	(iv) Festplatte

Aufgabe 62: (H) Nachgefragt

(– Pkt.)

Diese Aufgabe dient dazu, sich nochmals gezielt Fragen über den Stoff zu überlegen!

Bitte formulieren Sie **auf freiwilliger Basis** Fragen, die Ihnen beim Durcharbeiten Ihrer Vorlesungsmitschriften (bzw. des Skripts) oder bei der Bearbeitung der Übungsblätter bisher unbeantwortet geblieben sind. Laden Sie Ihre Fragen bitte bis **spätestens 20.07.2017 17:00 Uhr** als Lösung zu diesem Blatt bei Uniworx hoch. Ihre eingereichten Fragen werden dann in einem zusätzlichen Sondertutorium beantwortet. Dieses findet statt am: **24. Juli 2017 von 14.00 - 16.00 Uhr im Hörsaal S 001 (Schellingstr. 3)**.

Wir wünschen Ihnen viel Erfolg bei den Vorbereitungen auf die Klausur!