

Rechnerarchitektur im Sommersemester 2017

Übungsblatt 2

Abgabetermin: 15.05.2017, 12:00 Uhr

Besprechung: Besprechung der T-Aufgaben in den Tutorien vom 08. – 12. Mai 2017
Besprechung der H-Aufgaben in den Tutorien vom 15. – 19. Mai 2017

Aufgabe 6: (T) Adressierung von Speicher

(– Pkt.)

Ein Speicher besteht aus einzelnen Speicherzellen der Größe m , in denen Daten gehalten werden können. Um Daten aus dem Speicher zu holen, müssen diese Speicherzellen angesprochen werden können. Dazu werden Adressen vergeben. Je mehr Bits für die Darstellung der Adressen spendiert werden, umso mehr Adressen lassen sich darstellen, und umso größer kann auch die Anzahl der Speicherzellen sein, die auf diese Weise adressiert werden.

- a. Nehmen Sie an, dass Ihnen 32 Bits zur Verfügung stehen, um einen Speicher zu adressieren. (Man sagt: Eine Adresse ist 32 Bits breit.) Wie groß kann dann der gesamte Speicher bei Byte-weiser Adressierung höchstens sein?
- b. Der Pentium II-Prozessor verfügt über 33 Adress- und 64 Datenleitungen. Das bedeutet: Zur Darstellung einer Speicheradresse können 33 Bits gesetzt werden, die Daten einer Speicherzelle laufen über 64 Leitungen (je Leitung 1 Bit) zum Prozessor.
 - (i) Wie groß ist also offensichtlich jeder Datentransfer zum Prozessor (in Bytes)?
 - (ii) Die Adressen des Pentium II sind 36 Bit breit. Weil auf dem Prozessor-Chip nur 33 Pins zur Verfügung stehen, sind die drei niederwertigen Bits jedoch immer 0. Wie groß ist in diesem Fall der maximal adressierbare Speicher, wenn alle Transfers genau so groß sind, wie in der vorhergehenden Teilaufgabe berechnet, und somit auch der Speicher in dieser Schrittgröße adressiert wird?

Aufgabe 7: (T) Grundlagen Busse

(– Pkt.)

Im folgenden sollen Sie einige wesentliche Aussagen über Busse wiederholen:

- a. Was sind die wesentlichen Aufgaben eines Bussystems?
- b. Wie sehen typische Bushierarchien aus? Erklären sie die Unterschiede und beschreiben Sie Vor- und Nachteile.
- c. Klassifizieren Sie Busse nach ihrer Verwendung. Welche Unterschiede lassen sich feststellen?
- d. Wie unterscheiden sich synchrone von asynchronen Bussen?

Aufgabe 8: (T) RISC-Architektur

(– Pkt.)

Die folgende Aufgabe soll zeigen, dass man komplexe Abläufe sogar mit einer sehr einfachen und sehr kleinen Befehlsmenge (*instruction set*) implementieren kann.

Betrachten Sie dazu eine Maschine, deren CPU nur ein einziges Register R und nur eine einzige Instruktion `DIFF` besitze. Diese Instruktion habe einen einzigen Operand, der die Adresse einer Speicherzelle bezeichne, und die folgende Bedeutung:

`DIFF X` – subtrahiere R vom Inhalt der Speicherzelle X und speichere die Differenz in R und in X. Nach der Ausführung erhält man also

$$[X] = R = [X] - R,$$

wobei $[X]$ den Inhalt der Speicherzelle mit Adresse X bezeichne.

Unter Verwendung dieser Befehlsmenge schreibe man ein Programm, das den Inhalt von zwei gegebenen Adressen X und Y addiert und die Summe an einer dritten Adresse Z speichert. Sie können dabei annehmen, daß die ersten 10 Speicherzellen (mit Adressen 0 bis 9) nicht benutzt sind (so daß sie zum Speichern temporärer Werte benutzt werden können) und daß X, Y und Z außerhalb der ersten 10 Speicherzellen liegen.

Achtung: Das Programm darf den Inhalt von X und Y nicht verändern. Weiterhin dürfen keine Annahmen über den Inhalt von R oder irgendeiner Speicherzelle gemacht werden, insbesondere ist nicht garantiert, daß R oder [Z] null sind zu Beginn des Programms.

Aufgabe 9: (T) Einfache Boolesche Terme

(– Pkt.)

Gegeben sei die folgende Funktionstabelle von acht zweistelligen Booleschen Funktion f_1, \dots, f_8 .

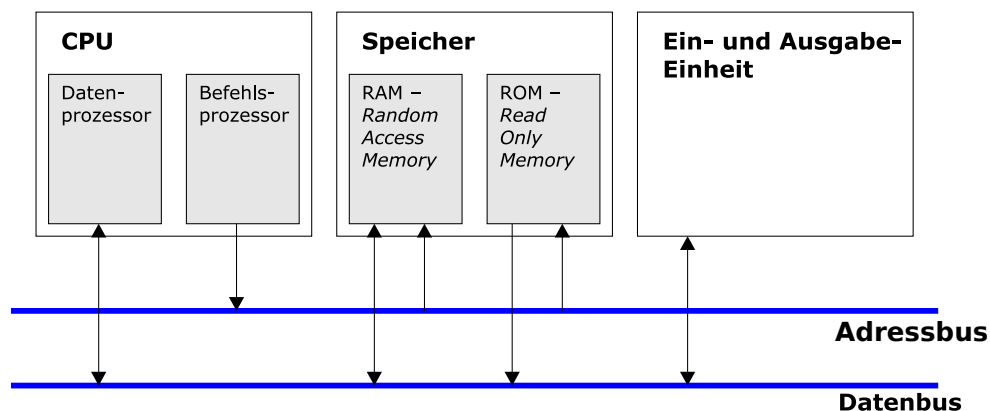
A	B	f_1	f_2	f_3	f_4	f_5	f_6	f_7	f_8
0	0	0	1	0	1	0	1	0	0
0	1	0	0	1	1	0	0	1	1
1	0	0	0	0	0	1	1	0	1
1	1	0	0	0	0	0	0	1	1

Schreiben Sie diese Funktionen als Boolesche Terme unter der Verwendung der Variable A bzw. falls erforderlich B. Verwenden Sie dazu ausschließlich UND (\cdot), ODER ($+$) und NICHT ($-$).

Aufgabe 10: (H) Von-Neumann-Modell

(8 Pkt.)

Gegeben sei folgendes Modell eines Von-Neumann-Rechners. Bearbeiten Sie alle Teilaufgaben unter Bezug auf das Modell.



- Welche Aufgaben haben der Daten- und der Befehlsprozessor?
- Erklären Sie kurz, welcher Vorteil sich ergibt, wenn Programm und Daten in dem selben Speicher gehalten werden.
- Der Speicher hat 2^n Zellen. Jede Zelle kann 4 Byte aufnehmen. Wie breit müssen jeweils Adress- und Datenbus sein (d.h. aus wie vielen Leitungen bestehen die Busse) unter der Annahme, dass pro Leitung 1 Bit kodiert werden kann?
- Wo tritt der Von-Neumannsche Flaschenhals auf? Erklären Sie das zugrundeliegende Problem.

Aufgabe 11: (H) Einfachauswahlaufgabe: Prozessor und Speicher (5 Pkt.)

Für jede der folgenden Fragen ist eine korrekte Antwort auszuwählen („1 aus n“). Eine korrekte Antwort ergibt jeweils einen Punkt. Mehrfache Antworten oder eine falsche Antwort werden mit 0 Punkten bewertet.

a) Welche Komponente enthält der Datenprozessor nicht?			
(i) Befehls-decodierer	(ii) Akkumulator	(iii) Rechenwerk	(iv) Memory Buffer Register
b) Welche Speicherkapazität in Byte hat ein Speicher bei einer gegebenen Adresslänge von n Bit und einer Speicherzellgröße von m Byte?			
(i) $2^n \cdot m$ Byte	(ii) $2^m \cdot n$ Byte	(iii) $2^{n \cdot m}$ Byte	(iv) $2^n + m$ Byte
c) Wie erhöht sich die Anzahl der adressierbaren Speicherzellen durch die Hinzunahme einer weiteren Adressleitung?			
(i) um das Vierfache	(ii) um das Doppelte	(iii) um eine Speicherzelle	(iv) gar nicht
d) Wie viele Byte entsprechen einem Megabyte?			
(i) 2^{10}	(ii) 2^{20}	(iii) 2^{30}	(iv) 2^{40}
e) Welcher Speichertyp steht in der Speicherhierarchie im Hinblick auf die Zugriffszeit ganz oben (am schnellsten)?			
(i) Register	(ii) Cache	(iii) Arbeitsspeicher	(iv) Hintergrundspeicher